

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年11月 1日

出 願 番 号

Application Number:

特願2000-334550

出 願 人

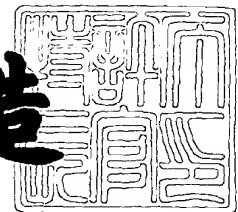
Applicant (s):

富士通株式会社

2000年12月 1日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3098323

【書類名】 特許願

【整理番号】 0051632

【提出日】 平成12年11月 1日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/60 311

【発明の名称】 半導体チップの製造方法およびその実装方法

【請求項の数】 5

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 馬場 俊二

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 山上 高豊

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 海沼 則夫

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 小八重 健二

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 吉良 秀彦

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

株式会社内

【氏名】 小林 弘

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100105094

【弁理士】

【氏名又は名称】 山▲崎▼ 薫

【電話番号】 03-5226-0508

【先の出願に基づく優先権主張】

【出願番号】 特願2000-139887

【出願日】 平成12年 5月12日

【手数料の表示】

【予納台帳番号】 049618

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9803088

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体チップの製造方法およびその実装方法

【特許請求の範囲】

【請求項 1】 表面に導電バンプが搭載されるウェハを配置する工程と、薄膜部材の表面に付着するアンダーフィル材膜をウェハの表面に転移させる工程とを備えることを特徴とする半導体チップ向けアンダーフィル材の供給方法。

【請求項 2】 個々の半導体チップを拾い上げることに先立ってウェハを裏返すことを特徴とする半導体チップの実装方法。

【請求項 3】 ウェハの表面に導電バンプを形成する工程と、第 1 支持部材上でウェハにダイシング加工を施し、個々の半導体チップを切り出す工程と、第 1 支持部材に第 2 支持部材を覆い被せ、第 1 および第 2 支持部材の間に複数の半導体チップを挟み込む工程と、第 2 支持部材との間に半導体チップを挟み込んだまま第 1 支持部材を裏返す工程と、第 1 支持部材を取り去った後、個々の半導体チップを拾い上げる工程とを備えることを特徴とする半導体チップの実装方法。

【請求項 4】 ウェハの表面に導電バンプを形成する工程と、ウェハを裏返し、ウェハの裏面に樹脂層を形成する工程とを備えることを特徴とする半導体チップの製造方法。

【請求項 5】 表面に導電バンプが搭載されるウェハを裏返し、ウェハの裏面からウェハにダイシング加工を施す工程を備えることを特徴とする半導体チップの製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、ウェハから個々の半導体チップを作り出す半導体チップの製造方法や、基板上に半導体チップを実装する半導体チップの実装方法に関する。

【 0 0 0 2 】

【従来の技術】

いわゆる IC といった半導体チップはシリコンウェハから切り出される。切

り出された半導体チップは続いてプリント配線基板に実装される。こうして半導体チップが実装されると、半導体チップの入出力バンプはプリント配線基板の表面に受け止められる。入出力バンプは半導体チップとプリント配線基板との間に電氣的接続を確立する。

【 0 0 0 3 】

半導体チップとプリント配線基板との間にはいわゆるアンダーフィル材が充填される。このアンダーフィル材は、入出力バンプの腐食といった劣化を防止するとともに、半導体チップとプリント配線基板との接合強度を高める。

【 0 0 0 4 】

【発明が解決しようとする課題】

一般に、アンダーフィル材の供給にあたってはディスペンサが用いられる。ディスペンサは個々の半導体チップごとに順番にアンダーフィル材の流体を吐き出す。したがって、このアンダーフィル材の供給にはかなりの作業時間が必要とされる。

【 0 0 0 5 】

また、半導体チップの製造にあたって、シリコンウェハーの表面には上向きの入出力バンプが形成される。こうしたシリコンウェハーから切り出された個々の半導体チップは、個別に裏返された後、プリント配線基板上に搭載される。こうした半導体チップの裏返しにはかなりの作業時間が必要とされる。

【 0 0 0 6 】

本発明は、上記実状に鑑みてなされたもので、半導体チップの実装にあたって作業時間を短縮することができる半導体チップの実装方法を提供することを目的とする。

【 0 0 0 7 】

【課題を解決するための手段】

上記目的を達成するために、第 1 発明によれば、表面に導電バンプが搭載されるウェハーを配置する工程と、薄膜部材の表面に付着するアンダーフィル材膜をウェハーの表面に転移させる工程とを備えることを特徴とする半導体チップ向けアンダーフィル材の供給方法が提供される。

【 0 0 0 8 】

かかるアンダーフィル材の供給方法によれば、ウェハーに含まれる個々の半導体チップに対して一括してアンダーフィル材は供給されることができる。したがって、各半導体チップごとに個別にアンダーフィル材が供給される場合に比べて、作業時間は著しく短縮されることができる。しかも、このように予め各半導体チップにアンダーフィル材が供給されれば、後続する半導体チップの実装作業は簡素化されることができる。

【 0 0 0 9 】

ウェハーの表面にアンダーフィル材膜を転移させるにあたって、半導体チップ向けアンダーフィル材の供給方法は、アンダーフィル材膜を軟化させた上でウェハーの表面にアンダーフィル材膜を押しつける工程と、アンダーフィル材膜を硬化させた上でアンダーフィル材膜から薄膜部材を剥離する工程とをさらに備えてもよい。こういったアンダーフィル材膜の転移は、ウェハーから各半導体チップが切り出される以前に実施されてもよく、各半導体チップが切り出された後に実施されてもよい。

【 0 0 1 0 】

第2発明によれば、個々の半導体チップを拾い上げることに先立ってウェハーを裏返すことを特徴とする半導体チップの実装方法が提供される。

【 0 0 1 1 】

かかる半導体チップの実装方法によれば、ウェハーに含まれる個々の半導体チップは一括して裏返される。したがって、個々の半導体チップごとに半導体チップが裏返される場合に比べて、作業時間は著しく短縮されることができる。

【 0 0 1 2 】

第3発明によれば、ウェハーの表面に導電バンプを形成する工程と、第1支持部材上でウェハーにダイシング加工を施し、個々の半導体チップを切り出す工程と、第1支持部材に第2支持部材を覆い被せ、第1および第2支持部材の間に複数の半導体チップを挟み込む工程と、第2支持部材との間に半導体チップを挟み込んだまま第1支持部材を裏返す工程と、第1支持部材を取り去った後、個々の半導体チップを拾い上げる工程とを備えることを特徴とする半導体チップの実装

方法が提供される。

【 0 0 1 3 】

かかる半導体チップの実装方法によれば、第 1 および第 2 支持部材の間に挟み込まれた複数の半導体チップは一括して裏返されることができる。したがって、個々の半導体チップごとに半導体チップが裏返される場合に比べて、作業時間は著しく短縮されることができる。

【 0 0 1 4 】

第 4 発明によれば、ウェハの表面に導電パンプを形成する工程と、ウェハを裏返し、ウェハの裏面に樹脂層を形成する工程とを備えることを特徴とする半導体チップの製造方法が提供される。

【 0 0 1 5 】

かかる半導体チップの製造方法によれば、ウェハから切り出される各半導体チップの裏面に樹脂層が形成されることができる。こういった樹脂層によれば、たとえ半導体チップに欠けが生じても微小な欠片は半導体チップ上に留められることができる。微小な欠片の落下や飛び散りは防止される。樹脂層の働きで半導体チップに起因する塵埃の発生はできる限り抑制されることができる。

【 0 0 1 6 】

こういった樹脂層を形成するにあたって、半導体チップの製造方法は、薄膜部材の表面に付着する樹脂膜をウェハの裏面に転移させる工程をさらに備えてもよい。こうした転移によれば、ウェハに含まれる個々の半導体チップに対して一括して樹脂層は形成されることができる。したがって、各半導体チップごとに個別に樹脂層が形成される場合に比べて、作業時間は著しく短縮されることができる。しかも、このように予め各半導体チップに樹脂層が形成されれば、後続する半導体チップの実装作業は簡素化されることができる。

【 0 0 1 7 】

第 5 発明によれば、表面に導電パンプが搭載されるウェハを裏返し、ウェハの裏面からウェハにダイシング加工を施す工程を備えることを特徴とする半導体チップの製造方法が提供される。

【 0 0 1 8 】

こういった製造方法では、ウェハーにダイシング加工が施されると、例えばウェハーから個々の半導体チップは切り出されることができる。こうして切り出された半導体チップがプリント配線基板に実装されるにあたって、切り出された半導体チップは拾い上げられなければならない。半導体チップを拾い上げるにあたって、ダイシング加工後に個々の半導体チップは裏返される必要はなく、その結果、後続する半導体チップの実装作業は簡素化されることができる。作業時間は著しく短縮される。

【 0 0 1 9 】

こういったダイシング加工の実現にあたって、ウェハーには電磁波が照射されてもよい。ウェハーに形成される金属膜や導電バンプで電磁波が遮られれば、ウェハーを透過する電磁波に基づき、そういった金属膜や導電バンプの位置は特定されることができる。こうして金属膜や導電バンプの位置が特定されれば、視覚的に金属膜や導電バンプが観察されなくても、ウェハー上で切断位置は正確にかつ比較的簡単に特定されることができる。

【 0 0 2 0 】

こういった製造方法では、ダイシング加工にあたって、ウェハーの裏面で半導体チップの輪郭に沿って刻み目が入れられてもよい。こうした刻み目内で樹脂の蒸着膜が形成されると、単純に刻み目なしにウェハーから半導体チップが切り出される場合に比べて、半導体チップは広い表面積で樹脂の蒸着膜に覆われることができる。こういった蒸着膜によれば、ウェハーから切り出される半導体チップに欠けが生じても微小な欠片は半導体チップ上に留められることができる。微小な欠片の落下や飛び散りは防止される。蒸着膜の働きで半導体チップに起因する塵埃の発生はできる限り抑制されることができる。

【 0 0 2 1 】

このように刻み目に沿って蒸着膜を残存させるにあたって、半導体チップの製造方法は、蒸着膜が形成された後に、刻み目よりも狭い切り込みを用いて刻み目に沿って半導体チップを切り出す工程をさらに備えてもよい。こうした切り込みによれば、刻み目に隣接する半導体チップにフランジは形成されることができる。切り込み上で削り取られる蒸着膜を除き、刻み目内には蒸着膜が確実に残存す

る。したがって、切り出された半導体チップでは、側壁やフランジ上に確実に蒸着膜は維持されることができる。特に、刻み目の中心線に沿って切り込みが入れられれば、刻み目を挟んで隣接する半導体チップ同士には各々フランジが形成されることができる。

【 0 0 2 2 】

第 6 発明によれば、表面に導電バンプが搭載されるウェハを配置する工程と、アンダーフィル材膜をウェハの表面に付着させる工程と、ウェハを裏返し、ウェハの裏面からダイシング加工を施す工程とを備えることを特徴とする半導体チップの製造方法が提供される。

【 0 0 2 3 】

かかる半導体チップの製造方法によれば、ウェハに含まれる個々の半導体チップに対して一括してアンダーフィル材は供給されることができる。したがって、各半導体チップごとに個別にアンダーフィル材が供給される場合に比べて、作業時間は著しく短縮されることができる。しかも、ダイシング加工に先立って、ウェハに含まれる個々の半導体チップは一括して裏返される。個々の半導体チップごとに半導体チップが裏返される場合に比べて、作用時間は著しく短縮されることができる。その上、ダイシング加工後に個々の半導体チップは裏返される必要はない。後続する半導体チップの実装作業は簡素化されることができる。一層の作業時間の短縮は実現される。

【 0 0 2 4 】

こういった製造方法の実現にあたって、前述と同様に、ウェハには電磁波が照射されてもよい。また、ウェハの裏面には半導体チップの輪郭に沿って刻み目が入れられてもよい。ウェハの裏面には樹脂の蒸着膜が形成されてもよい。しかも、前述と同様に、半導体チップは、蒸着膜が形成された後に、刻み目よりも狭い切り込みで刻み目に沿って切り出されてもよい。

【 0 0 2 5 】

第 7 発明によれば、導電バンプと、導電バンプを下向き面で受け止めるチップ本体と、チップ本体の側壁に形成されて、外向きに広がるフランジと、フランジの上向き面からチップ本体の側壁を伝ってチップ本体の背面に広がる樹脂蒸着膜

とを備えることを特徴とする半導体チップが提供される。

【 0 0 2 6 】

こうした半導体チップがプリント配線基板に実装される場合には、一般に、半導体チップとプリント配線基板との間にアンダーフィル材が挟み込まれる。このとき、プリント配線基板に対して半導体チップが押しつけられると、導電バンプは押し潰される。こうした導電バンプの扁平化に応じて、アンダーフィル材は、半導体チップとプリント配線基板との間に区画される空間から溢れ出す。溢れ出たアンダーフィル材はチップ本体のフランジを回り込んでチップ本体の側壁に達することができる。こうしてチップ本体は蒸着膜およびアンダーフィル材に完全に包み込まれることができる。こうしてチップ本体が完全に包み込まれると、たとえチップ本体に欠けが生じても微小な欠片はチップ本体上に確実に留められる。微小な欠片の落下や飛び散りは完全に阻止されることが可能となる。

【 0 0 2 7 】

こうした半導体チップの製造にあたって、半導体チップの実装方法は、前述したように、導電バンプを受け止める下向き面にアンダーフィル材膜を付着させたウェハーを配置する工程と、ウェハーの上向き面で半導体チップの輪郭に沿って刻み目を入れる工程と、ウェハーの上向き面に樹脂の蒸着膜を形成する工程と、刻み目よりも狭い切り込みを用いて刻み目に沿って半導体チップを切り出す工程とを備えればよい。

【 0 0 2 8 】

アンダーフィル材膜の供給にあたっては例えばアンダーフィル材供給フィルムが用いられればよい。このアンダーフィル材供給フィルムは、例えば、薄膜部材と、この薄膜部材の表面に形成されるアンダーフィル材膜とを備えればよい。このとき、アンダーフィル材膜の輪郭はウェハーの形状を反映すればよい。

【 0 0 2 9 】

特に、こういったアンダーフィル材供給フィルムでは、薄膜部材およびアンダーフィル材膜に、相次いで薄膜部材およびアンダーフィル材膜を貫通する貫通孔が規定されることが望まれる。こういった貫通孔によれば、アンダーフィル材供給フィルムがウェハーの表面に重ね合わせられる際に導電バンプの周辺に漂う空

気といった気体は逃されることができる。ウェハーの表面とアンダーフィル材膜との間に気体が残留することは回避される。アンダーフィル材膜は確実に全面でウェハーの表面に密着することが可能となる。

【 0 0 3 0 】

こういった貫通孔の分布は、対応するウェハーの表面に形成される導電バンプの配置を反映することが望まれる。予め導電バンプの高さがアンダーフィル材膜の膜厚よりも大きく設定されていれば、貫通孔に進入する導電バンプは先端で確実にアンダーフィル材膜の表面から突出することができる。こうして導電バンプの先端が露出すれば、半導体チップの実装時に導電バンプとプリント配線基板上の導電パッドとの接合は確実に確立されることができる。

【 0 0 3 1 】

また、アンダーフィル材供給フィルムでは、前述のアンダーフィル材膜として異方性導電材膜が用いられてもよい。異方性導電材膜は、例えば薄膜部材の表面に受け止められる絶縁材層中に散在する金属粒を備えればよい。こういったアンダーフィル材膜が適用される半導体チップでは、実装時に、半導体チップ上の導電バンプとプリント配線基板上の導電パッドとの間に金属粒は挟み込まれることができる。挟み込まれた金属粒の働きで導電バンプと導電パッドとの間に電気接続は確実に確立されることができる。特に、1個の半導体チップに多数の導電バンプが形成される場合でも、こういった異方性導電材膜の採用によれば、導電バンプの電気接続は確実に確立されることができる。

【 0 0 3 2 】

こうしたアンダーフィル材供給フィルムでは、絶縁材層の表面に絶縁材単体層がさらに積層されてもよい。絶縁材単体層は、異方性導電材膜の機能を損なうことなく、異方性導電材膜を含むアンダーフィル材膜の膜厚を嵩上げすることができる。したがって、異方性導電材膜が単独で使用される場合に比べて、高価な異方性導電材膜の使用量は抑制されることができる。こうして絶縁材単体層の積層は製造コストの低減に寄与する。

【 0 0 3 3 】

第 8 発明によれば、作業テーブルと、作業テーブルに向き合うボンディングヘ

ッドと、ボンディングヘッドのチップ付着面で開口する電磁波照射口とを備えることを特徴とする半導体チップ実装装置が提供される。ここで、電磁波照射口には、赤外線光源から赤外線を誘導する光ファイバの先端が臨んでもよい。

【 0 0 3 4 】

こういった半導体チップ実装装置によれば、アンダーフィル材膜に導電バンプを埋没させた半導体チップをボンディングヘッドのチップ付着面に付着させる工程と、半導体チップを突き抜ける電磁波に基づき導電バンプの影を検出する工程と、検出された影に基づきボンディングヘッドを位置決めする工程とを備える半導体チップの実装方法は実現されることができる。こうした実装方法によれば、導電バンプがアンダーフィル材膜に埋没する場合でも、プリント配線基板上で半導体チップは正確に位置決めされることができる。

【 0 0 3 5 】

第 9 発明によれば、作業テーブルと、作業テーブルに向き合うボンディングヘッドと、ボンディングヘッドのチップ付着面に向けて電磁波を照射する照射源とを備えることを特徴とする半導体チップ実装装置が提供される。

【 0 0 3 6 】

こういった半導体チップ実装装置によれば、アンダーフィル材膜に導電バンプを埋没させた半導体チップをボンディングヘッドのチップ付着面に付着させる工程と、アンダーフィル材膜に向けて電磁波を照射する工程と、アンダーフィル材膜の蛍光を撮影する工程と、蛍光の強弱に基づきボンディングヘッドを位置決めする工程とを備える半導体チップの実装方法は実現されることができる。こうした実装方法によれば、前述と同様に、導電バンプがアンダーフィル材膜に埋没する場合でも、プリント配線基板上で半導体チップは正確に位置決めされることができる。

【 0 0 3 7 】

【発明の実施の形態】

以下、添付図面を参照しつつ本発明の一実施形態を説明する。

【 0 0 3 8 】

図 1 は第 1 実施形態に係るプリント基板ユニット 1 1 の構造を概略的に示す。

このプリント基板ユニット 1 1 は、表面に導電配線パターンが描かれるプリント配線基板 1 2 と、このプリント配線基板 1 2 に実装された半導体チップ 1 3 とを備える。プリント配線基板 1 2 では、例えばポリイミドといった合成樹脂製絶縁層 1 4 の表面に導電配線パターンは形成される。絶縁層 1 4 は例えばステンレス製の薄板といった基材 1 5 の表面に形成されればよい。その一方で、絶縁層 1 4 のみでいわゆるフレキシブルプリント基板（FPC）が構成されてもよい。その他、導電配線パターンは例えばセラミック製の薄板といった基材の表面に形成されてもよい。

【 0 0 3 9 】

半導体チップ 1 3 は、半導体回路が作り込まれたチップ本体 1 7 と、このチップ本体 1 7 の表面（下向き面）に搭載されて、導電配線パターンの一部すなわち入出力パッド 1 8 に受け止められる 1 以上の入出力バンプ 1 9 とを備える。入出力バンプ 1 9 は入出力パッド 1 8 に接合される。この接合によってチップ本体 1 7 と導電配線パターンとの間に電気接続は確立される。

【 0 0 4 0 】

半導体チップ 1 3 のチップ本体 1 7 とプリント配線基板 1 2 の表面との間にはアンダーフィル樹脂層 2 0 が挟み込まれる。入出力バンプ 1 9 は、チップ本体 1 7 とプリント配線基板 1 2 との間でアンダーフィル樹脂層 2 0 に完全に埋め込まれる。アンダーフィル樹脂層 2 0 は、入出力バンプ 1 9 の腐食といった劣化を防止するとともに、半導体チップ 1 3 とプリント配線基板 1 2 との接合強度を高める。

【 0 0 4 1 】

チップ本体 1 7 の背面（上向き面）には樹脂層 2 1 が積層される。この樹脂層 2 1 はチップ本体 1 7 の背面全体を覆う。樹脂層 2 1 の形成には、熱硬化樹脂材のほか、紫外線硬化樹脂材といった光硬化樹脂材や、紫外線熱硬化樹脂材のように熱および光を併用する硬化樹脂材が用いられればよい。

【 0 0 4 2 】

こういった樹脂層 2 1 によれば、たとえチップ本体 1 7 に欠けが生じても微小な欠片はチップ本体 1 7 上に留められることができる。微小な欠片の落下や飛び

散りは防止される。こういった半導体チップ 1 3 は、例えばハードディスク駆動装置（HDD）の筐体内に組み込まれて使用されることができる。HDDの筐体内では、磁気ディスクの損傷などを引き起こす塵埃の発生は可能な限り抑制されることが求められる。

【 0 0 4 3 】

次に半導体チップ 1 3 の製造方法を詳述する。この製造にあたって、図 2 に示されるように、例えば円盤形のシリコンウェハー 2 3 が用意される。1 枚のシリコンウェハー 2 3 には例えば 6 0 0 0 ～ 7 0 0 0 個の半導体回路が作り込まれる。各半導体回路は最終的に個々の半導体チップ 1 3 に切り出される。

【 0 0 4 4 】

加えて、この製造方法を実施するにあたって第 1 および第 2 材料供給テープ 2 4、2 5 が準備される。例えば第 1 材料供給テープ 2 4 は、図 3 から明らかなように、薄膜部材すなわちフィルムテープ 2 6 の表面に付着する樹脂膜 2 7 を備える。樹脂膜 2 7 はシリコンウェハー 2 3 と同一の輪郭に形作られる。樹脂膜 2 7 は一定の間隔でフィルムテープ 2 6 の長手方向に配列されればよい。図 4 に示されるように、この樹脂膜 2 7 の厚みは例えば t_1 [μm] に設定される。

【 0 0 4 5 】

フィルムテープ 2 6 は例えばポリ塩化ビニル（PVC）やポリエチレンテレフタレート（PET）といった素材から形成されればよい。ここでは、フィルムテープ 2 6 は紫外線の透過を許容する。その一方で、樹脂膜 2 7 の形成には例えば紫外線硬化性接着剤が用いられればよい。このとき、紫外線硬化性接着剤にはシラン系カップリング材が混入される。こうしたカップリング材の混入によれば、紫外線硬化性接着剤は、PVC や PET に比べてシリコンに対して高い接着力を発揮することができる。

【 0 0 4 6 】

図 5 から明らかなように、第 2 材料供給テープ 2 5 は、同様に PVC や PET の薄膜部材すなわちフィルムテープ 2 8 の表面に付着するアンダーフィル材膜 2 9 を備える。アンダーフィル材膜 2 9 はシリコンウェハー 2 3 よりも一回り小さい円形に形作られる。アンダーフィル材膜 2 9 は一定の間隔でフィルムテープ 2

8の長手方向に配列されればよい。図6に示されるように、このアンダーフィル材膜29の厚みは例えば t_2 [μm] に設定される。

【0047】

ここで、アンダーフィル材膜29には例えば常温で所定の粘着力が与えられる。この粘着力でアンダーフィル材膜29はフィルムテープ28の表面に付着する。ただし、このアンダーフィル材膜29は、例えば70℃程度で軟化するとともに150℃程度で硬化する。このようなアンダーフィル材膜29は例えば熱硬化性接着剤と熱可塑性樹脂との混合物から形成されることができる。例えばビスフェノール系エポキシ樹脂にイミダゾールといった硬化材が混入されると熱硬化性接着剤は得られる。このとき、熱硬化性接着剤に例えば50重量%程度のポリアミドイミドが配合されれば、前述のアンダーフィル材膜29は形成されることができる。

【0048】

その他、半導体チップ13の製造方法を実現するにあたって、例えば図7に示されるように、例えばステンレス製の環状部材31が用意される。図7から明らかなように、この環状部材31の内径はシリコンウェハー23の外径よりも大きく設定される。しかも、この環状部材31には、図8に示されるように、相互に平行な2平面で規定される第1および第2基準面32、33が形成される。樹脂膜27およびアンダーフィル材膜29の厚み t_1 、 t_2 にシリコンウェハー23の厚みが足し合わせられると、足し合わせられた総厚みは2平面の距離すなわち環状部材31の厚み t_3 [μm] に一致する。

【0049】

まず、図9に示されるように、シリコンウェハー23の表面には金製の入出力バンプ19が形成される。こうした入出力バンプ19は、周知の通り、ワイヤボンディングの要領で形成されてもよく、電解めっきの要領で形成されてもよい。例えばワイヤボンディングの要領で入出力バンプ19が形成されると、図9から明らかなように、入出力バンプ19の先端には尖った頂点が形成される。頂点の高さは前述のアンダーフィル材膜29の厚み t_2 に合わせ込まれる。入出力バンプ19の形成にあたっては、金属材料のほか、半田その他の導電性材料が用いられ

てもよい。

【 0 0 5 0 】

図 1 0 に示されるように、シリコンウェハー 2 3 は、裏返された後に第 1 作業ステージ 3 4 の水平面 3 5 に搭載される。裏返されたシリコンウェハー 2 3 の表面では入出力バンプ 1 9 は下向きに突き出る。第 1 作業ステージ 3 4 の水平面 3 5 には、下向きの入出力バンプ 1 9 を収容する例えば円形の受け入れ穴 3 6 が形成される。シリコンウェハー 2 3 の外縁は受け入れ穴 3 6 の周囲で水平面 3 5 に受け止められる。

【 0 0 5 1 】

このとき、第 1 作業ステージ 3 4 の水平面 3 5 には、受け入れ穴 3 6 を取り巻く環状溝 3 7 が形成される。環状溝 3 7 の深さ D 1 はアンダーフィル材膜 2 9 の厚み t 2 に合わせ込まれる。この環状溝 3 7 に環状部材 3 1 は取り外し可能にはめ込まれる。水平面 3 5 から第 1 基準面 3 2 までの高さはシリコンウェハー 2 3 および樹脂膜 2 7 の総厚みに相当する。

【 0 0 5 2 】

続いて第 1 作業ステージ 3 4 では、図 1 1 に示されるように、第 1 材料供給テープ 2 4 が環状部材 3 1 の第 1 基準面 3 2 に重ね合わせられる。第 1 材料供給テープ 2 4 は、例えば加圧ローラ 3 8 の働きで第 1 作業ステージ 3 4 の水平面 3 5 に向けて押しつけられる。その結果、第 1 材料供給テープ 2 4 のフィルムテープ 2 6 は環状部材 3 1 の第 1 基準面 3 2 に剥離可能に接着される。フィルムテープ 2 6 の表面に付着する樹脂膜 2 7 はシリコンウェハー 2 3 の裏面に押しつけられる。

【 0 0 5 3 】

その後、第 1 材料供給テープ 2 4 は、図 1 2 に示されるように、環状部材 3 1 に沿って切り抜かれる。切り抜かれたフィルムテープ 2 6 は環状部材 3 1 とシリコンウェハー 2 3 との連結を維持する。樹脂膜 2 7 の接着力で、フィルムテープ 2 6 と樹脂膜 2 7 との密着や、樹脂膜 2 7 とシリコンウェハー 2 3 との密着は維持される。

【 0 0 5 4 】

図 1 3 に示されるように、シリコンウェハー 2 3 は、再び裏返された後に第 2 作業ステージ 3 9 の水平面 4 0 に搭載される。この裏返しでは、必ずしもシリコンウェハー 2 3 が把持される必要はなく、環状部材 3 1 が把持されてもよい。シリコンウェハー 2 3 は裏面で水平面 4 0 に受け止められる。この第 2 作業ステージ 3 9 では、図 1 4 に示されるように、第 2 材料供給テープ 2 5 が環状部材 3 1 の第 2 基準面 3 3 に重ね合わせられる。このとき、第 2 材料供給テープ 2 5 は 7 0℃程度まで加熱される。この加熱によって第 2 材料供給テープ 2 5 ではアンダーフィル材膜 2 9 は軟化する。

【 0 0 5 5 】

例えば加圧ローラ 4 1 の働きで第 2 材料供給テープ 2 5 が第 2 作業ステージ 3 9 の水平面 4 0 に向かって押しつけられると、軟化したアンダーフィル材膜 2 9 に入出力バンプ 1 9 は食い込んでいく。入出力バンプ 1 9 の先端は、アンダーフィル材膜 2 9 を貫通してフィルムテープ 2 8 に到達する。その後、アンダーフィル材膜 2 9 が常温まで冷却されると、アンダーフィル材膜 2 9 は再び硬化する。アンダーフィル材膜 2 9 の硬化後、図 1 5 に示されるように、第 2 材料供給テープ 2 5 のフィルムテープ 2 8 は剥離される。こうしてフィルムテープ 2 8 の表面に付着するアンダーフィル材膜 2 9 はシリコンウェハー 2 3 の表面に転移される。冷却や剥離に先立って、第 2 材料供給テープ 2 5 は環状部材 3 1 に沿って切り抜かれてもよい。

【 0 0 5 6 】

こうしてアンダーフィル材膜 2 9 の転移が完了すると、図 1 6 に示されるように、シリコンウェハー 2 3 にはダイシング加工が施される。シリコンウェハー 2 3 は各半導体チップ 1 3 に切断される。半導体チップ 1 3 の製造は完了する。ここで、樹脂膜 2 7 に紫外線が照射されると、シリコンウェハー 2 3 すなわち各半導体チップ 1 3 の裏面で樹脂膜 2 7 は硬化する。シラン系カップリング剤の働きで、樹脂膜 2 7 とシリコンウェハー 2 3 すなわちチップ本体 1 7 との密着は維持される一方で、樹脂膜 2 7 とフィルムテープ 2 6 との間の接着力は弱められる。したがって、各半導体チップ 1 3 はフィルムテープ 2 6 から拾い上げられることができる。こうして拾い上げられた半導体チップ 1 3 は続いてプリント配線基板

12に実装されればよい。

【0057】

ここでは、各半導体チップ13が切り出された後、図17に示されるように、環状部材31の第2基準面33にフィルムテープ42が覆い被せられる。フィルムテープ42には予め粘着力が付与される。例えば加圧ローラ43の働きで第2作業ステージ39の水平面40に向かってフィルムテープ42が押しつけられると、フィルムテープ42と環状部材31やアンダーフィル材膜29との間で接着は確立される。こうしてシリコンウェハー23すなわち全ての半導体チップ13はフィルムテープ26、42同士の上に挟み込まれる。フィルムテープ42は環状部材31に沿って切り抜かれる。

【0058】

こうしてフィルムテープ42が接着されると、図18に示されるように、フィルムテープ42との間にシリコンウェハー23すなわち全ての半導体チップ13を挟み込んだままフィルムテープ26は裏返される。その結果、シリコンウェハー23は再び裏返される。裏返されたシリコンウェハー23には紫外線が照射される。その結果、シリコンウェハー23すなわち各半導体チップ13の裏面で樹脂膜27は硬化する。前述したように、シラン系カップリング剤の働きで、樹脂膜27と半導体チップ13との密着は維持される一方で、樹脂膜27とフィルムテープ26との間の接着力は弱められる。

【0059】

こうして樹脂膜27とフィルムテープ26との接着力が弱められると、図19に示されるように、フィルムテープ26は半導体チップ13から剥離されることが出来る。フィルムテープ26が剥離されても、樹脂膜27は半導体チップ13の裏面に保持される。半導体チップ13はフィルムテープ42上に維持される。

【0060】

その後、図20に示されるように、切り出された各半導体チップ13はフィルムテープ42から拾い上げられる。拾い上げられた半導体チップ13はプリント配線基板12上に搭載される。図21に示されるように、超音波ヘッド44の働きで半導体チップ13の入出力パンプ19はプリント配線基板12上の入出力パ

ッド 1 8 に接合される。接合後、プリント配線基板 1 2 に 1 5 0℃ 程度の加熱処理が施されると、入出力パンプ 1 9 の周囲でアンダーフィル材膜 2 9 は完全に硬化する。こうして半導体チップ 1 3 の実装は完了する。

【 0 0 6 1 】

以上のような実装方法によれば、半導体チップ 1 3 は一括で裏返された後、プリント配線基板 1 2 に実装される。したがって、個々の半導体チップ 1 3 ごとに個別に半導体チップ 1 3 が裏返される場合に比べて、著しく作業時間は短縮されることができる。しかも、各半導体チップ 1 3 には予めアンダーフィル材が供給されることから、アンダーフィル材の供給作業は簡素化されることができる。特に、アンダーフィル材の供給は、シリコンウェハー 2 3 から各半導体チップ 1 3 が切り出される以前に実施されることから、各半導体チップ 1 3 ごとに個別にアンダーフィル材が供給される場合に比べて、著しく作業時間は短縮されることができる。

【 0 0 6 2 】

図 2 2 は第 2 実施形態に係るプリント基板ユニット 5 1 の構造を概略的に示す。このプリント基板ユニット 5 1 は、前述の第 1 実施形態と同様に、表面に導電配線パターンが描かれるプリント配線基板 5 2 と、このプリント配線基板 5 2 に実装された半導体チップ 5 3 とを備える。プリント配線基板 5 2 は、前述の第 1 実施形態と同様に構成されればよい。

【 0 0 6 3 】

半導体チップ 5 3 は、半導体回路が作り込まれたチップ本体 5 7 と、このチップ本体 5 7 の表面（下向き面）に搭載されて、導電配線パターンの一部すなわち入出力パッド 5 8 に受け止められる 1 以上の入出力パンプ 5 9 とを備える。入出力パンプ 5 9 は入出力パッド 5 8 に接合される。この接合によってチップ本体 5 7 と導電配線パターンとの間に電気接続は確立される。

【 0 0 6 4 】

チップ本体 5 7 の側壁 5 7 a には、外向きに広がるフランジ 6 1 が一体に形成される。このフランジ 6 1 の上向き面には樹脂の蒸着膜 6 2 が形成される。この蒸着膜 6 2 は、フランジ 6 1 の上向き面のみならず、チップ本体 5 7 の側壁 5 7

a および背面 5 7 b を隙間なく覆う。

【 0 0 6 5 】

チップ本体 5 7 とプリント配線基板 5 2 の表面との間で入出力パンプ 5 9 はアンダーフィル樹脂層 6 3 に埋め込まれる。アンダーフィル樹脂層 6 3 はチップ本体 5 7 のフランジ 6 1 に覆い被さる。その結果、チップ本体 5 7 および入出力パンプ 5 9 すなわち半導体チップ 5 3 は樹脂の蒸着膜 6 2 およびアンダーフィル樹脂層 6 3 に完全に包み込まれる。こうして半導体チップ 5 3 が完全に包み込まれると、たとえチップ本体 5 7 に欠けが生じても微小な欠片はチップ本体 5 7 上に確実に留められることができる。微小な欠片の落下や飛び散りは完全に阻止されることができる。アンダーフィル樹脂層 6 3 は、その他、入出力パンプ 5 9 の腐食といった劣化を防止するとともに、半導体チップ 5 3 とプリント配線基板 5 2 との接合強度を高める働きを実現する。

【 0 0 6 6 】

次に半導体チップ 5 3 の製造方法を説明する。この製造にあたって、例えば図 2 3 に示されるように、アンダーフィル材供給テープ 6 5 は用意される。このアンダーフィル材供給テープ 6 5 は、薄膜部材すなわちフィルムテープ 6 6 の表面に付着するアンダーフィル材膜 6 7 を備える。前述と同様に、アンダーフィル材膜 6 7 はシリコンウェハー 2 3 よりも一回り小さい円形に形作られればよい。アンダーフィル材膜 6 7 は一定の間隔でフィルムテープ 6 6 の長手方向に配列されればよい。図 2 4 から明らかなように、アンダーフィル材膜 6 7 の厚みは例えば t_4 [μm] に設定される。

【 0 0 6 7 】

ここで、アンダーフィル材膜 6 7 には例えば紫外線熱硬化性樹脂が用いられればよい。紫外線熱硬化性樹脂には前述のようなシラン系カップリング材が混入されてもよい。フィルムテープ 6 6 は、前述と同様に、例えば P V C や P E T といった素材から形成されればよい。

【 0 0 6 8 】

図 2 5 に示されるように、シリコンウェハー 2 3 は第 1 作業ステージ 6 8 の水平面 6 9 に搭載される。入出力パンプ 5 9 は上向きに保持される。同時に、第 1

作業ステージ 6 8 の水平面 6 9 上には例えばステンレス製の環状部材 7 0 が設置される。シリコンウェハー 2 3 は環状部材 7 0 の内側に収められる。すなわち、環状部材 7 0 の内径は、前述と同様に、シリコンウェハー 2 3 の外径よりも大きく設定される。環状部材 7 0 には、相互に平行な 2 平面で規定される第 1 および第 2 基準面 7 0 a、7 0 b が規定される。環状部材 7 0 は第 2 基準面 7 0 b で作業ステージ 6 8 の水平面 6 9 に受け止められる。シリコンウェハー 2 3 にアンダーフィル材膜 6 7 が重ね合わせられると、両者の総厚みは環状部材 7 0 の厚みすなわち 2 平面の距離に一致する。

【 0 0 6 9 】

環状部材 7 0 の第 1 基準面 7 0 a にはアンダーフィル材供給テープ 6 5 が重ね合わせられる。例えば加圧ローラ 7 1 の働きでアンダーフィル材供給テープ 6 5 が第 1 作業ステージ 6 8 の水平面 6 9 に向かって押しつけられると、硬化前のアンダーフィル材膜 6 7 に入出力バンプ 5 9 は食い込んでいく。入出力バンプ 5 9 の先端は、アンダーフィル材膜 6 7 を貫通してフィルムテープ 6 6 に到達する。アンダーフィル材膜 6 7 の粘着力でシリコンウェハー 2 3 はフィルムテープ 6 6 に付着する。

【 0 0 7 0 】

このとき、アンダーフィル材供給テープ 6 5 のフィルムテープ 6 6 は環状部材 7 0 の第 1 基準面 7 0 a に剥離可能に接着される。こうした接着は、例えば予めフィルムテープ 6 6 の表面に付与される接着力や粘着力に基づき実現されればよい。こうした接着力や粘着力は、フィルムテープ 6 6 の材質に固有の性質として確立されてもよく、フィルムテープ 6 6 の表面に塗布される接着剤に基づき確立されてもよい。アンダーフィル材供給テープ 6 5 は環状部材 7 0 に沿って切り抜かれる。

【 0 0 7 1 】

続いてシリコンウェハー 2 3 にはダイシング加工が施される。ダイシング加工にあたって、まず、シリコンウェハー 2 3 は環状部材 7 0 とともに裏返される。裏返されたシリコンウェハー 2 3 は、図 2 6 に示されるように、第 2 作業ステージ 7 2 の水平面 7 3 に搭載される。第 2 作業ステージ 7 2 は例えば透明なガラス

厚板から構成されればよい。

【 0 0 7 2 】

シリコンウェハー 2 3 には電磁波が照射される。電磁波の照射には例えば赤外線光源 7 4 が用いられればよい。赤外線光源 7 4 から照射される赤外線は、シリコンウェハー 2 3、アンダーフィル材膜 6 7 およびフィルムテープ 6 6 を相次いで透過する。透過した赤外線は第 2 作業ステージ 7 2 下の赤外線カメラ 7 5 で捕捉される。このとき、赤外線カメラ 7 5 は、赤外線を遮る入出力バンプ 5 9 の影を映し出すことができる。映し出された影に基づきシリコンウェハー 2 3 の切断位置は特定される。切断位置の特定にあたって、赤外線光源 7 4 および赤外線カメラ 7 5 は同期しつつ水平方向に移動してもよい。

【 0 0 7 3 】

一般に、シリコンウェハー 2 3 上では、例えば図 2 7 に示されるように、各半導体チップ 5 3 の 4 角や対角を特定するアルミニウム製の認識マーク 7 6 が付与される。こういった認識マーク 7 6 は半導体チップ 5 3 の輪郭を描き出すことができる。赤外線カメラ 7 5 でこういった認識マーク 7 6 の影が特定されれば、シリコンウェハー 2 3 の切断線 7 7 は正確に特定されることができる。

【 0 0 7 4 】

こうして切断線 7 7 が特定されると、図 2 8 に示されるように、シリコンウェハー 2 3 の背面すなわち上向き面には半導体チップ 5 3 の輪郭すなわち切断線 7 7 に沿って第 1 溝幅 W 1 の刻み目 7 8 が入れられる。こうした刻み目 7 8 の形成には、例えば第 1 溝幅 W 1 に対応する第 1 厚みのカットソー 7 9 が用いられればよい。その後、シリコンウェハー 2 3 の上向き面に対して樹脂の蒸着が実施されると、例えば図 2 9 に示されるように、シリコンウェハー 2 3 の上向き面には膜厚 $2\mu\text{m} \sim 3\mu\text{m}$ 程度の樹脂の蒸着膜 6 2 が満遍なく形成される。

【 0 0 7 5 】

続いて図 3 0 に示されるように、形成された刻み目 7 8 に沿って個々の半導体チップ 5 3 は切り分けられる。この切り分けにあたって、刻み目 7 8 には、第 1 溝幅 W 1 よりも狭い第 2 溝幅 W 2 の切り込み 8 1 が入れられる。こうした切り込み 8 1 の実現には、例えば第 2 溝幅 W 2 に対応する第 2 厚みのカットソー 8 3 が

用いられればよい。刻み目 7 8 の中心線に沿って切り込み 8 1 が入れられれば、刻み目 7 8 を挟んで隣接する 1 対の半導体チップ 5 3 同士に各々フランジ 6 1 は形成されることができる。

【 0 0 7 6 】

しかも、第 1 溝幅 W 1 よりも狭い第 2 溝幅 W 2 の切り込み 8 1 によれば、切り込み 8 1 上で削り取られる蒸着膜 6 2 を除き、刻み目 7 8 内には蒸着膜 6 2 が確実に残存する。したがって、切り分けられた半導体チップ 5 3 では、図 3 0 から明らかなように、側壁 5 7 a やフランジ 6 1 の上向き面に蒸着膜 6 2 が確実に維持される。

【 0 0 7 7 】

以上のような切り込み 8 1 は、フィルムテープ 6 6 を完全に切り裂く以前に制止される。したがって、図 3 0 から明らかなように、フィルムテープ 6 6 に裂け目や孔は形成されない。フィルムテープ 6 6 の連続性は維持される。切り離された個々の半導体チップ 5 3 は 1 枚のフィルムテープ 6 6 の表面に保持される。

【 0 0 7 8 】

その後、図 3 1 に示されるように、シリコンウェハー 2 3 には紫外線光源 8 2 から紫外線が照射される。紫外線はフィルムテープ 6 6 を透過してアンダーフィル材膜 6 7 に到達する。アンダーフィル材膜 6 7 は半硬化する。アンダーフィル材膜 6 7 と個々の半導体チップ 5 3 との密着は維持される一方で、アンダーフィル材膜 6 7 とフィルムテープ 6 6 との間で接着力は弱められる。各半導体チップ 5 3 はフィルムテープ 6 6 の表面から比較的簡単に拾い上げられることが可能となる。

【 0 0 7 9 】

図 3 2 に示されるように、拾い上げられた半導体チップ 5 3 はプリント配線基板 5 2 上に搭載される。入出力バンプ 5 9 は対応する入出力パッド 5 8 に受け止められる。例えばボンディングヘッド 8 3 はプリント配線基板 5 2 に対して半導体チップ 5 3 を押しつける。入出力バンプ 5 9 は押し潰される。入出力バンプ 5 9 の扁平化に応じて、アンダーフィル材膜 6 7 は、プリント配線基板 5 2 の表面とチップ本体 5 7 との間に区画される空間から溢れ出す。溢れ出たアンダーフィ

ル材膜 6 7 はチップ本体 5 7 のフランジ 6 1 を回り込んでチップ本体 5 7 の側壁 5 7 a に達する。こうしてチップ本体 5 7 は蒸着膜 6 2 およびアンダーフィル材膜 6 7 に完全に包み込まれる。プリント配線基板 5 2 に加熱処理が施されると、アンダーフィル材膜 6 7 は完全に硬化する。こうして、図 2 2 に示されるように、アンダーフィル樹脂層 6 3 は形成される。半導体チップ 5 3 の実装は完了する。

【 0 0 8 0 】

以上のような実装方法によれば、シリコンウェハー 2 3 は入出力バンプ 5 9 の形成後に 1 度だけ反転されればよい。したがって、前述の第 1 実施形態に係る実装方法に比べて、著しく作業は簡素化されることができる。作業時間は著しく短縮される。

【 0 0 8 1 】

この第 2 実施形態では、半導体チップ 5 3 のチップ本体 5 7 にフランジ 6 1 が形成される必要は必ずしもなく、チップ本体 5 7 の露出面に樹脂の蒸着膜 6 2 が形成される必要は必ずしもない。フランジ 6 1 や蒸着膜 6 2 の形成が省略される場合には、例えば図 3 3 に示されるように、シリコンウェハー 2 3 は、刻み目 7 8 を形成することなく第 2 溝幅 W 2 の切り込み 8 4 で一気に切り刻まれればよい。その他、こうして切り離された個々の半導体チップには、フィルムテープ 6 6 上で蒸着膜の形成が実施されてもよい。

【 0 0 8 2 】

前述のようにシリコンウェハー 2 3 の表面にアンダーフィル材膜 2 9、6 7 を供給するにあたって、例えば図 3 4 に示されるように、フィルムテープ 2 8、6 6 およびアンダーフィル材膜 2 9、6 7 には、相次いでフィルムテープ 2 8、6 6 およびアンダーフィル材膜 2 9、6 7 を貫通する貫通孔 8 5 が規定されてもよい。こういった貫通孔 8 5 によれば、第 2 材料供給テープ 2 5 やアンダーフィル材供給テープ 6 5 がシリコンウェハー 2 3 の表面に重ね合わせられる際に入出力バンプ 1 9、5 9 の周辺に漂う空気といった気体は逃されることができる。シリコンウェハー 2 3 の表面とアンダーフィル材膜 2 9、6 7 との間に気体が残留することは回避される。アンダーフィル材膜 2 9、6 7 は確実に全面でシリコンウ

エハー 2 3 の表面に密着することが可能となる。

【 0 0 8 3 】

こういった貫通孔 8 5 の分布は、図 3 4 から明らかなように、シリコンウェハー 2 3 の表面に形成される入出力パンプ 1 9、5 9 の配置を反映することが望まれる。予め入出力パンプ 1 9、5 9 の高さがアンダーフィル材膜 2 9、6 7 の膜厚よりも大きく設定されていれば、貫通孔 8 5 に進入する入出力パンプ 1 9、5 9 は、例えば図 3 5 に示されるように、先端で確実にアンダーフィル材膜 2 9、6 7 の表面から突出することができる。こうして入出力パンプ 1 9、5 9 の先端が露出すれば、半導体チップ 1 3、5 3 の実装時に入出力パンプ 1 9、5 9 とプリント配線基板 1 2、5 2 上の入出力パッド 1 8、5 8 との接合は確実に確立されることのできる。

【 0 0 8 4 】

図 3 6 は第 3 実施形態に係るプリント基板ユニット 9 1 の構造を概略的に示す。このプリント基板ユニット 9 1 は、前述の第 1 および第 2 実施形態と同様に、表面に導電配線パターンが描かれるプリント配線基板 9 2 と、このプリント配線基板 9 2 に実装された半導体チップ 9 3 とを備える。プリント配線基板 9 2 は、第 1 および第 2 実施形態と同様に構成されればよい。

【 0 0 8 5 】

半導体チップ 9 3 は、前述の第 1 および第 2 実施形態と同様に、半導体回路が作り込まれたチップ本体 9 7 と、このチップ本体 9 7 の表面（下向き面）に搭載されて、導電配線パターンの一部すなわち入出力パッド 9 8 に受け止められる 1 以上の入出力パンプ 9 9 とを備える。入出力パンプ 9 9 は、第 1 および第 2 実施形態と同様に、チップ本体 9 7 とプリント配線基板 9 2 の表面との間でアンダーフィル樹脂層 1 0 0 に埋め込まれる。このアンダーフィル樹脂層 1 0 0 には所定の濃度で金属粒（銀粒子）1 0 1 といった導電材微粒子が散在する。入出力パンプ 9 9 と入出力パッド 9 8 との間では、入出力パンプ 9 9 と入出力パッド 9 8 との間に挟み込まれる金属粒 1 0 1 の働きで電気接続は確立される。

【 0 0 8 6 】

こういった半導体チップ 9 3 の製造にあたっては、例えば前述の第 1 および第

2 実施形態に係る製造方法が用いられればよい。こういった製造方法の採用にあたって、例えば図 3 7 に示されるように、アンダーフィル材供給テープ 1 0 2 は用意される。このアンダーフィル材供給テープ 1 0 2 は、薄膜部材すなわちフィルムテープ 1 0 3 の表面に付着するアンダーフィル材膜すなわち異方性導電材膜 1 0 4 を備える。前述と同様に、異方性導電材膜 1 0 4 はシリコンウェハー 2 3 よりも一回り小さい円形に形作られればよい。異方性導電材膜 1 0 4 は一定の間隔でフィルムテープ 1 0 3 の長手方向に配列されればよい。

【 0 0 8 7 】

異方性導電材膜 1 0 4 は、図 3 8 に示されるように、フィルムテープ 1 0 3 の表面に受け止められる例えば紫外線熱硬化性樹脂といった絶縁材層 1 0 5 を備える。この絶縁材層 1 0 5 中には、所定の濃度で満遍なく導電材微粒子すなわち金属粒 1 0 1 が散在する。紫外線熱硬化性樹脂には前述のようなシラン系カップリング材が混入されてもよい。フィルムテープ 1 0 3 は、前述と同様に、例えば P V C や P E T といった素材から形成されればよい。

【 0 0 8 8 】

例えば図 3 9 に示されるように、異方性導電材膜 1 0 4 は、前述の第 1 作業ステージ 6 8 上でシリコンウェハー 2 3 に重ね合わせられる。このとき、異方性導電材膜 1 0 4 の膜厚は、シリコンウェハー 2 3 の表面から上向きに突き出る入出力バンプ 9 9 の高さよりも大きく設定されればよい。その後、前述と同様に、シリコンウェハー 2 3 にはダイシング加工が施される。個々の半導体チップ 9 3 は切り出される。

【 0 0 8 9 】

切り出された半導体チップ 9 3 は、例えば図 4 0 に示されるように、プリント配線基板 9 2 上に搭載される。プリント配線基板 9 2 に対して半導体チップ 9 3 が押しつけられると、絶縁材層 1 0 5 中に散在する金属粒 1 0 1 は入出力バンプ 9 9 と入出力パッド 9 8 との間に挟み込まれる。半導体チップ 9 3 の押しつけには例えばボンディングヘッド 1 0 6 が用いられればよい。その後、絶縁材層 1 0 5 が硬化すると、半導体チップ 9 3 はプリント配線基板 9 2 に固定されることができる。

【 0 0 9 0 】

以上のような異方性導電材膜 1 0 4 の採用によれば、入出力バンプ 9 9 の高さにはばらつきが生じて、各入出力バンプ 9 9 と入出力パッド 9 8 との間に確実に電気接続は確立されることができる。特に、1 個の半導体チップ 9 3 に多数の入出力バンプ 9 9 が形成される場合でも、こういった異方性導電材膜 1 0 4 によれば、各入出力バンプ 9 9 と入出力パッド 9 8 との間に確実に電気接続は確立されることができる。

【 0 0 9 1 】

なお、前述のアンダーフィル材供給テープ 1 0 1 では、例えば図 4 1 に示されるように、フィルムテープ 1 0 3 上で異方性導電材膜 1 0 4 の表面に絶縁材単体層 1 0 7 がさらに積層されてもよい。こういった絶縁材単体層 1 0 7 は、異方性導電材膜 1 0 4 中の絶縁材層 1 0 5 と同一の素材から構成されればよい。絶縁材単体層 1 0 7 は、異方性導電材膜 1 0 4 を含むアンダーフィル材膜の膜厚を嵩上げすることができる。したがって、異方性導電材膜 1 0 4 が単独で使用される場合に比べて比較的が高価な異方性導電材膜 1 0 4 の使用量は抑制されることができる。絶縁材単体層 1 0 7 の積層は製造コストの低減に寄与する。

【 0 0 9 2 】

図 4 2 は本発明の一具体例に係る半導体チップ実装装置 1 1 0 の構成を概略的に示す。この半導体チップ実装装置 1 1 0 は、例えば水平面でプリント配線基板 1 2 を受け止める作業テーブル 1 1 1 と、この作業テーブル 1 1 1 に向き合い、作業テーブル 1 1 1 に設定される三次元座標系上で移動するボンディングヘッド 1 1 2 とを備える。三次元座標系は、例えば作業テーブル 1 1 1 の水平面に沿って規定される x y 直交座標軸と、作業テーブル 1 1 1 の水平面に直交する z 座標軸とによって規定されればよい。こうした三次元座標系に基づくボンディングヘッド 1 1 2 の動きは例えば位置決め機構 1 1 3 の働きを借りて実現されることができる。位置決め機構 1 1 3 は、例えば x 座標軸、y 座標軸および z 座標軸に沿ってボンディングヘッド 1 1 2 を案内する案内機構の組み合わせによって実現されることができる。

【 0 0 9 3 】

ボンディングヘッド 1 1 2 の先端には例えば下向きのチップ付着面 1 1 4 が規定される。このチップ付着面 1 1 4 は作業テーブル 1 1 1 の水平面に平行な姿勢に維持され続ける。ボンディングヘッド 1 1 2 には、チップ付着面 1 1 4 で開口する減圧通路 1 1 5 と、同様にチップ付着面 1 1 4 で開口する 1 対の電磁波照射口 1 1 6 a、1 1 6 b とが形成される。減圧通路 1 1 5 には減圧装置 1 1 7 が接続される。減圧装置 1 1 7 は減圧通路 1 1 5 から例えば空気を吸引することができる。

【 0 0 9 4 】

各電磁波照射口 1 1 6 a、1 1 6 b には光ファイバの先端 1 1 8 が臨む。光ファイバ 1 1 8 の根本には赤外線光源 1 1 9 が接続される。赤外線光源 1 1 9 で生成された赤外線は光ファイバ 1 1 8 で電磁波照射口 1 1 6 a、1 1 6 b まで誘導される。赤外線は各電磁波照射口 1 1 6 a、1 1 6 b から作業テーブル 1 1 1 に向かって照射される。

【 0 0 9 5 】

この半導体チップ実装装置 1 1 0 には電磁波検出装置すなわち赤外線カメラ 1 2 1 が組み込まれる。この赤外線カメラ 1 2 1 は例えば 1 水平面に沿って水平方向に移動することができる。赤外線カメラ 1 2 1 が検出位置に位置決めされると、赤外線カメラ 1 2 1 はボンディングヘッド 1 1 2 のチップ付着面 1 1 4 と作業テーブル 1 1 1 との間でチップ付着面 1 1 4 に向き合う。この検出位置で赤外線カメラ 1 2 1 はチップ付着面 1 1 4 の様子を撮像することができる。赤外線カメラ 1 2 1 は、例えば水平方向の移動を通じて、チップ付着面 1 1 4 と作業テーブル 1 1 1 との間に区画される空間から待避することができる。前述の位置決め機構 1 1 3 や減圧装置 1 1 7、赤外線光源 1 1 9、赤外線カメラ 1 2 1 の動作は例えばコントローラ 1 2 2 によって制御される。

【 0 0 9 6 】

ここで、以上のような半導体チップ実装装置 1 1 0 の動作を簡単に説明する。いま、ボンディングヘッド 1 1 2 のチップ付着面 1 1 4 に 1 半導体チップ 1 3 が吸着される場面を想定する。この半導体チップ 1 3 は、前述された通り、導電バンプ 1 9 が搭載される表面にアンダーフィル材膜 2 9 が付着する。導電バンプ 1

9はアンダーフィル材膜29中に埋没する。半導体チップ13は、その背面でボンディングヘッド112のチップ付着面114を受け止める。吸着にあたって減圧装置117は減圧通路115内の空気を吸い上げる。

【0097】

コントローラ122は規定の位置にボンディングヘッド112を移動させる。ボンディングヘッド112の位置は三次元座標系上で正確に特定される。このとき、コントローラ122は、ボンディングヘッド112の下方でチップ付着面114すなわち半導体チップ13の表面に赤外線カメラ121を向き合わせる。続いてコントローラ122は赤外線光源119に赤外線の照射を指示する。

【0098】

半導体チップ13では、シリコン製のチップ本体17のほか、樹脂層21やアンダーフィル材膜29といった樹脂は赤外線の透過を許容する。その一方で、金属製の入出力バンプ19は赤外線の進行を遮る。したがって、赤外線カメラ121では、例えば図43に示されるように、半導体チップ13を突き抜けて赤外線カメラ121に到達する赤外線123の働きでコントラストが生成される。すなわち、突き抜ける赤外線123に基づき入出力バンプ19の影124が検出される。

【0099】

コントローラ122は、こうして検出される影124に基づきボンディングヘッド112に対する入出力バンプ19の相対位置を特定する。予め特定されるボンディングヘッド112の位置と、ここで特定される相対位置とに基づき三次元座標系上で入出力バンプ19の位置は正確に特定されることができる。コントローラ122は、こうして特定される位置に基づき位置決め機構113の動きを制御する。ボンディングヘッド112すなわち半導体チップ13はプリント配線基板12に対して正確に位置決めされる。半導体チップ13の入出力バンプ19は、プリント配線基板12上で対応する入出力パッド18に確実に受け止められることができる。

【0100】

図44は本発明の他の具体例に係る半導体チップ実装装置130の構成を概略

的に示す。この半導体チップ実装装置 1 3 0 は、前述と同様に、例えば水平面でプリント配線基板 1 2 を受け止める作業テーブル 1 3 1 と、この作業テーブル 1 3 1 に向き合い、作業テーブル 1 3 1 に設定される三次元座標系上で移動するボンディングヘッド 1 3 2 とを備える。ボンディングヘッド 1 3 2 の動きは例えば位置決め機構 1 3 3 の働きを借りて実現されることができる。位置決め機構 1 1 3 は前述と同様に構成されればよい。

【 0 1 0 1 】

ボンディングヘッド 1 3 2 の先端には例えば下向きのチップ付着面 1 3 4 が規定される。このチップ付着面 1 3 4 は作業テーブル 1 3 1 の水平面に平行な姿勢に維持され続ける。ボンディングヘッド 1 3 2 には、このチップ付着面 1 3 4 で開口する減圧通路 1 3 5 が形成される。減圧通路 1 3 5 には減圧装置 1 3 6 が接続される。減圧装置 1 3 6 は減圧通路 1 3 5 から例えば空気を吸引することができる。

【 0 1 0 2 】

この半導体チップ実装装置 1 3 0 には、電磁波照射源 1 3 7 と蛍光検出装置すなわち撮像カメラ 1 3 8 が組み込まれる。撮像カメラ 1 3 8 には例えば CCD (電荷結合素子) カメラが用いられればよい。これら電磁波照射源 1 3 7 と撮像カメラ 1 3 8 とは、図 4 4 に示されるように、例えば共通の支持体 1 3 9 上で 1 平面に沿って配列されればよい。このとき、支持体 1 3 9 は例えば 1 水平面に沿って水平方向に移動することができる。支持体 1 3 9 が検出位置に位置決めされると、電磁波照射源 1 3 7 および撮像カメラ 1 3 8 はボンディングヘッド 1 3 2 のチップ付着面 1 3 4 と作業テーブル 1 3 1 との間でチップ付着面 1 3 4 に向き合う。この検出位置で電磁波照射源 1 3 7 はチップ付着面 1 3 4 に向けて電磁波を照射することができる。同時に、撮像カメラ 1 3 8 はチップ付着面 1 3 4 の様子を撮像することができる。電磁波照射源 1 3 7 および撮像カメラ 1 3 8 は、例えば水平方向の移動を通じて、チップ付着面 1 3 4 と作業テーブル 1 3 1 との間に区画される空間から待避することができる。前述の位置決め機構 1 3 3 や減圧装置 1 3 6、電磁波照射源 1 3 7、撮像カメラ 1 3 8 の動作は例えばコントローラ 1 4 1 によって制御される。

【0103】

こういった半導体チップ実装装置130で、前述と同様に、ボンディングヘッド132のチップ付着面134に半導体チップ13が吸着されると、コントローラ141は規定の位置にボンディングヘッド132を移動させる。ボンディングヘッド132の位置は三次元座標系上で正確に特定される。このとき、コントローラ141は、ボンディングヘッド132の下方でチップ付着面134すなわち半導体チップ13の表面に電磁波照射源137および撮像カメラ138を向き合わせる。続いてコントローラ141は電磁波照射源137に特定の電磁波の照射を指示する。

【0104】

半導体チップ13では、電磁波の照射に応じてアンダーフィル材膜29は蛍光する。この蛍光では、アンダーフィル材膜29の厚みに起因してコントラストが生成される。すなわち、金属製の入出力バンプ19に覆い被さるアンダーフィル材膜29の領域では、直接にチップ本体17に覆い被さるアンダーフィル材膜29に領域に比べて弱い蛍光しか生成されない。したがって、撮像カメラ138では、例えば図45に示されるように、アンダーフィル材膜29の膜厚に応じて蛍光の強弱が映し出される。すなわち、入出力バンプ19の影142が特定される。コントローラ141は、前述と同様に、こうして検出される影142に基づきボンディングヘッド132に対する入出力バンプ19の相対位置を特定する。

【0105】

なお、前述のように入出力バンプ19、59や認識マーク76の位置を特定するにあたって、前述の赤外線に代えてX線その他の電磁波が使用されてもよい。

【0106】

(付記1) 表面に導電バンプが搭載されるウェハーを配置する工程と、薄膜部材の表面に付着するアンダーフィル材膜をウェハーの表面に転移させる工程とを備えることを特徴とする半導体チップ向けアンダーフィル材の供給方法。

【0107】

(付記2) 付記1に記載の半導体チップ向けアンダーフィル材の供給方法において、前記ウェハーの表面に前記アンダーフィル材膜を転移させるにあたって

、アンダーフィル材膜を軟化させた上でウェハーの表面にアンダーフィル材膜を押しつける工程と、アンダーフィル材膜を硬化させた上でアンダーフィル材膜から薄膜部材を剥離する工程とをさらに備えることを特徴とする半導体チップ向けアンダーフィル材の供給方法。

【0108】

(付記3) 個々の半導体チップを拾い上げることに先立ってウェハーを裏返す工程を備えることを特徴とする半導体チップの実装方法。

【0109】

(付記4) ウェハーの表面に導電パンプを形成する工程と、第1支持部材上でウェハーにダイシング加工を施し、個々の半導体チップを切り出す工程と、第1支持部材に第2支持部材を覆い被せ、第1および第2支持部材の間に複数の半導体チップを挟み込む工程と、第2支持部材との間に半導体チップを挟み込んだまま第1支持部材を裏返す工程と、第1支持部材を取り去った後、個々の半導体チップを拾い上げる工程とを備えることを特徴とする半導体チップの実装方法。

【0110】

(付記5) ウェハーの表面に導電パンプを形成する工程と、ウェハーを裏返し、ウェハーの裏面に樹脂層を形成する工程とを備えることを特徴とする半導体チップの製造方法。

【0111】

(付記6) 付記5に記載の半導体チップの製造方法において、前記樹脂層を形成するにあたって、薄膜部材の表面に付着する樹脂膜をウェハーの裏面に転移させる工程をさらに備えることを特徴とする半導体チップの製造方法。

【0112】

(付記7) 表面に導電パンプが搭載されるウェハーを裏返し、ウェハーの裏面からウェハーにダイシング加工を施す工程を備えることを特徴とする半導体チップの製造方法。

【0113】

(付記8) 付記7に記載の半導体チップの製造方法において、前記ダイシング加工にあたって、ウェハーに電磁波を照射する工程と、ウェハーを透過する電

磁波に基づきウェハの切断位置を特定する工程とを備えることを特徴とする半導体チップの製造方法。

【 0 1 1 4 】

(付記 9) 付記 7 に記載の半導体チップの製造方法において、ウェハの裏面で半導体チップの輪郭に沿って刻み目を入れる工程と、ウェハの裏面に樹脂の蒸着膜を形成する工程とを備えることを特徴とする半導体チップの製造方法。

【 0 1 1 5 】

(付記 1 0) 付記 9 に記載の半導体チップの製造方法において、前記蒸着膜が形成された後に、前記刻み目よりも狭い切り込みを用いて前記刻み目に沿って半導体チップを切り出す工程をさらに備えることを特徴とする半導体チップの製造方法。

【 0 1 1 6 】

(付記 1 1) 表面に導電パンプが搭載されるウェハを配置する工程と、アンダーフィル材膜をウェハの表面に付着させる工程と、ウェハを裏返し、ウェハの裏面からダイシング加工を施す工程とを備えることを特徴とする半導体チップの製造方法。

【 0 1 1 7 】

(付記 1 2) 付記 1 1 に記載の半導体チップの製造方法において、前記ダイシング加工にあたって、ウェハに電磁波を照射する工程と、ウェハを透過する電磁波に基づきウェハを位置決めする工程とを備えることを特徴とする半導体チップの製造方法。

【 0 1 1 8 】

(付記 1 3) 付記 1 1 に記載の半導体チップの製造方法において、ウェハの裏面で半導体チップの輪郭に沿って刻み目を入れる工程と、ウェハの裏面に樹脂の蒸着膜を形成する工程とを備えることを特徴とする半導体チップの製造方法。

【 0 1 1 9 】

(付記 1 4) 付記 1 3 に記載の半導体チップの製造方法において、前記蒸着膜が形成された後に、前記刻み目よりも狭い切り込みを用いて前記刻み目に沿っ

て半導体チップを切り出す工程をさらに備えることを特徴とする半導体チップの製造方法。

【0120】

(付記15) 導電バンプと、導電バンプを下向き面で受け止めるチップ本体と、チップ本体の側壁に形成されて、外向きに広がるフランジと、フランジの上向き面からチップ本体の側壁を伝ってチップ本体の背面に広がる樹脂蒸着膜とを備えることを特徴とする半導体チップ。

【0121】

(付記16) 導電バンプを受け止める下向き面にアンダーフィル材膜を付着させたウェハーを配置する工程と、ウェハーの上向き面で半導体チップの輪郭に沿って刻み目を入れる工程と、ウェハーの上向き面に樹脂の蒸着膜を形成する工程と、刻み目よりも狭い切り込みを用いて刻み目に沿って半導体チップを切り出す工程と、プリント配線基板に対して半導体チップを押しつける工程とを備えることを特徴とする半導体チップの実装方法。

【0122】

(付記17) 薄膜部材と、薄膜部材の表面に形成されるアンダーフィル材膜とを備え、薄膜部材およびアンダーフィル材膜には、相次いで薄膜部材およびアンダーフィル材膜を貫通する貫通孔が規定されることを特徴とする半導体チップ向けアンダーフィル材供給フィルム。

【0123】

(付記18) 付記17に記載の半導体チップ向けアンダーフィル材供給フィルムにおいて、前記貫通孔の分布は、対応するウェハーの表面に形成される導電バンプの配置を反映することを特徴とする半導体チップ向けアンダーフィル材供給フィルム。

【0124】

(付記19) 薄膜部材と、薄膜部材の表面に積層される異方性導電材膜とを備えることを特徴とする半導体チップ向けアンダーフィル材供給フィルム。

【0125】

(付記20) 付記19に記載の半導体チップ向けアンダーフィル材供給フィ

ルムにおいて、前記異方性導電材膜の輪郭はウェハーの形状を反映することを特徴とする半導体チップ向けアンダーフィル材供給フィルム。

【0126】

(付記21) 付記19に記載の半導体チップ向けアンダーフィル材供給フィルムにおいて、前記異方性導電材膜は、前記薄膜部材の表面に受け止められる絶縁材層中に散在する金属粒を備えることを特徴とする半導体チップ向けアンダーフィル材供給フィルム。

【0127】

(付記22) 付記21に記載の半導体チップ向けアンダーフィル材供給フィルムにおいて、前記絶縁材層の表面には絶縁材単体層が積層されることを特徴とする半導体チップ向けアンダーフィル材供給フィルム。

【0128】

(付記23) 付記22に記載の半導体チップ向けアンダーフィル材供給フィルムにおいて、前記異方性導電材膜の輪郭はウェハーの形状を反映することを特徴とする半導体チップ向けアンダーフィル材供給フィルム。

【0129】

(付記24) 作業テーブルと、作業テーブルに向き合うボンディングヘッドと、ボンディングヘッドのチップ付着面で開口する電磁波照射口とを備えることを特徴とする半導体チップ実装装置。

【0130】

(付記25) 付記24に記載の半導体チップ実装装置において、前記電磁波照射口には、赤外線光源から赤外線を誘導する光ファイバの先端が臨むことを特徴とする半導体チップ実装装置。

【0131】

(付記26) アンダーフィル材膜に導電バンプを埋没させた半導体チップをボンディングヘッドのチップ付着面に付着させる工程と、半導体チップを突き抜ける電磁波に基づき導電バンプの影を検出する工程と、検出された影に基づきボンディングヘッドを位置決めする工程とを備えることを特徴とする半導体チップの実装方法。

【 0 1 3 2 】

(付記 2 7) 作業テーブルと、作業テーブルに向き合うボンディングヘッドと、ボンディングヘッドのチップ付着面に向けて電磁波を照射する照射源とを備えることを特徴とする半導体チップ実装装置。

【 0 1 3 3 】

(付記 2 8) アンダーフィル材膜に導電バンプを埋没させた半導体チップをボンディングヘッドのチップ付着面に付着させる工程と、アンダーフィル材膜に向けて電磁波を照射する工程と、アンダーフィル材膜の蛍光を撮影する工程と、蛍光の強弱に基づきボンディングヘッドを位置決めする工程とを備えることを特徴とする半導体チップの実装方法。

【 0 1 3 4 】

【発明の効果】

以上のように本発明によれば、半導体チップの実装にあたって作業時間は著しく短縮されることができる。

【図面の簡単な説明】

【図 1】 本発明の第 1 実施形態に係るプリント基板ユニットの構造を概略的に示す側面図である。

【図 2】 シリコンウェハの平面図である。

【図 3】 第 1 材料供給テープの部分平面図である。

【図 4】 第 1 材料供給テープの部分断面図である。

【図 5】 第 2 材料供給テープの部分平面図である。

【図 6】 第 2 材料供給テープの部分断面図である。

【図 7】 環状部材を示す平面図である。

【図 8】 図 7 の 8 - 8 線に沿った断面図である。

【図 9】 シリコンウェハの表面に入出力バンプを形成する工程を示す図である。

【図 1 0】 第 1 作業ステージに裏返しに搭載されたシリコンウェハの様子を示す図である。

【図 1 1】 シリコンウェハの裏面に第 1 材料供給テープを圧着する工程

を示す図である。

【図 1 2】 第 1 材料供給テープが切り抜かれた際にシリコンウェハーの様子を示す図である。

【図 1 3】 再び裏返された後に第 2 作業ステージに搭載されたシリコンウェハーの様子を示す図である。

【図 1 4】 シリコンウェハーの表面に第 2 材料供給テープを圧着する工程を示す図である。

【図 1 5】 フィルムテープが剥離された際にシリコンウェハーの様子を示す図である。

【図 1 6】 ダイシング加工で切り出された半導体チップの様子を示す図である。

【図 1 7】 フィルムテープ同士の間挟み込まれた半導体チップの様子を示す図である。

【図 1 8】 再び裏返されたシリコンウェハーすなわち半導体チップの様子を示す図である。

【図 1 9】 樹脂膜からフィルムテープを剥離する工程を示す図である。

【図 2 0】 半導体チップを拾い上げる工程を示す図である。

【図 2 1】 プリント配線基板に半導体チップを接合する工程を示す図である。

【図 2 2】 本発明の第 2 実施形態に係るプリント基板ユニットの構造を概略的に示す側面図である。

【図 2 3】 アンダーフィル材供給テープの部分平面図である。

【図 2 4】 アンダーフィル材供給テープの部分断面図である。

【図 2 5】 シリコンウェハーの裏面にアンダーフィル材供給テープを圧着する工程を示す図である。

【図 2 6】 ダイシング加工にあたって、反転されたシリコンウェハー上で切断位置を特定する工程を示す図である。

【図 2 7】 シリコンウェハーの表面の様子を概略的に示す拡大部分平面図である。

【図 2 8】 反転されたシリコンウェハの背面に刻み目を入れる工程を示す図である。

【図 2 9】 シリコンウェハの背面に樹脂蒸着膜を形成する工程を示す図である。

【図 3 0】 半導体チップを切り出す工程を示す図である。

【図 3 1】 シリコンウェハに紫外線を照射する工程を示す図である。

【図 3 2】 プリント配線基板上に半導体チップを搭載する工程を示す図である。

【図 3 3】 フランジおよび樹脂蒸着膜を形成せずにシリコンウェハから半導体チップを切り出す工程を示す図である。

【図 3 4】 アンダーフィル材供給テープの拡大部分断面図である。

【図 3 5】 シリコンウェハ上に重ね合わせられたアンダーフィル材膜の様子を示す拡大部分断面図である。

【図 3 6】 本発明の第 3 実施形態に係るプリント基板ユニットの構造を概略的に示す側面図である。

【図 3 7】 アンダーフィル材供給テープの部分平面図である。

【図 3 8】 アンダーフィル材供給テープの部分断面図である。

【図 3 9】 シリコンウェハの裏面にアンダーフィル材供給テープを圧着する工程を示す図である。

【図 4 0】 プリント配線基板上に半導体チップを搭載する工程を示す図である。

【図 4 1】 シリコンウェハの裏面に、異方性導電材膜および絶縁材単体層が順次積層されたアンダーフィル材供給テープを圧着する工程を示す図である。

【図 4 2】 本発明の一具体例に係る半導体チップ実装装置の構成を概略的に示す概念図である。

【図 4 3】 赤外線カメラで撮像される半導体チップの様子を概略的に示す平面図である。

【図 4 4】 本発明の一具体例に係る半導体チップ実装装置の構成を概略的

に示す概念図である。

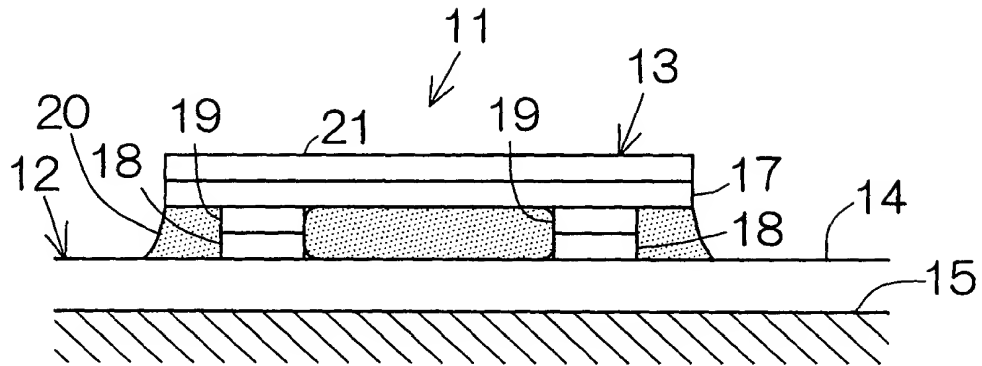
【図 45】 撮像カメラで撮像される半導体チップの様子を概略的に示す平面図である。

【符号の説明】

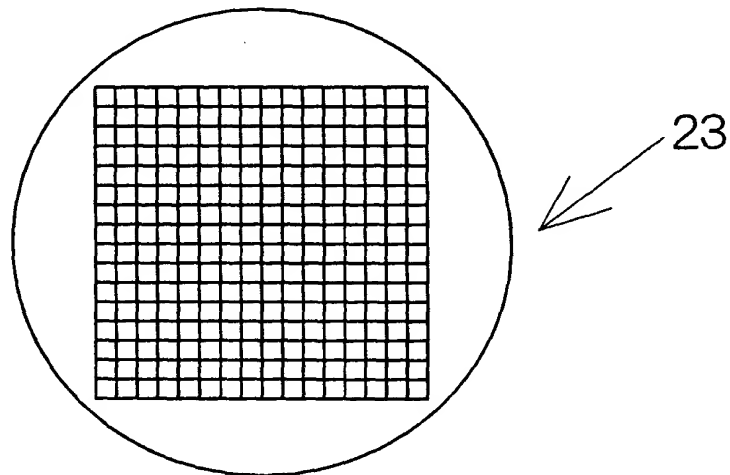
12 プリント配線基板、13 半導体チップ、19 導電バンプとしての入出力バンプ、23 ウェハー、25 アンダーフィル材供給フィルムとしての第2材料供給テープ、26 薄膜部材および第1支持部材としてのフィルムテープ、27 樹脂膜、28 薄膜部材としてのフィルムテープ、29 アンダーフィル材膜、42 第2支持部材としてのフィルムテープ、52 プリント配線基板、53 半導体チップ、57 チップ本体、57a 側壁、57b 背面、59 導電バンプとしての入出力バンプ、61 フランジ、62 樹脂蒸着膜、65 アンダーフィル材供給フィルム、66 薄膜部材としてのフィルムテープ、67 アンダーフィル材膜、74 電磁波としての赤外線を照射する赤外線照射源、77 切断位置としての切断線、78 刻み目、81 切り込み、85 貫通孔、92 プリント配線基板、93 半導体チップ、98 導電バンプとしての入出力バンプ、101 金属粒、102 アンダーフィル材供給フィルム、103 薄膜部材としてのフィルムテープ、104 異方性導電材膜すなわちアンダーフィル材膜、105 絶縁材層、107 絶縁材単体層、110 半導体チップ実装装置、111 作業テーブル、112 ボンディングヘッド、114 チップ付着面、116a 電磁波照射口、116b 電磁波照射口、118 光ファイバ、119 赤外線光源、124 影、130 半導体チップ実装装置、131 作業テーブル、132 ボンディングヘッド、134 チップ付着面、137 照射源。

【書類名】 図面

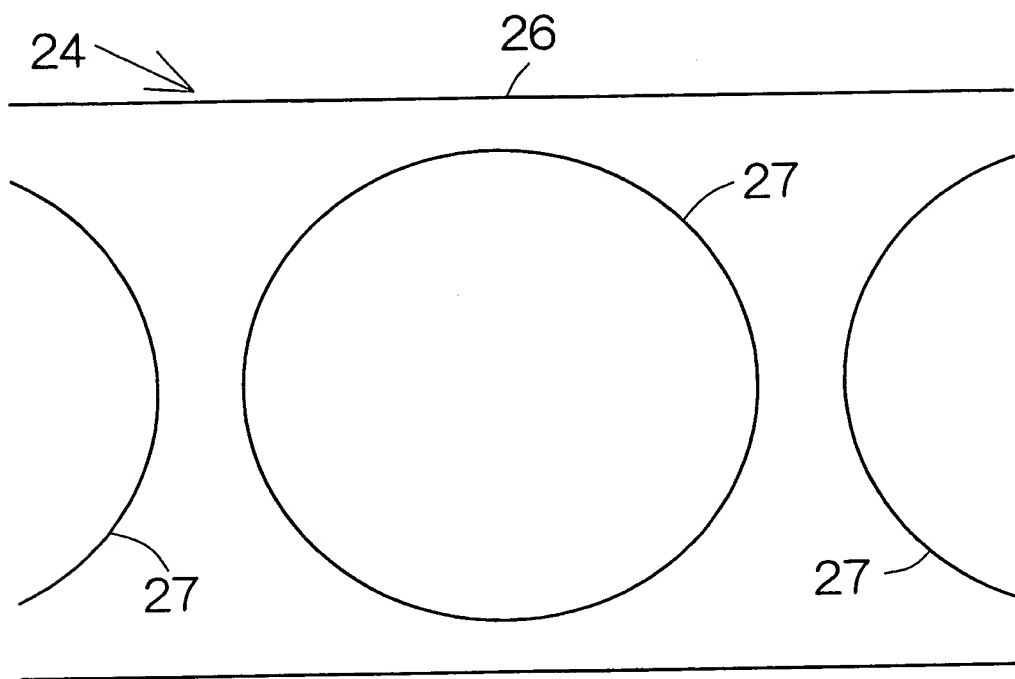
【図 1】



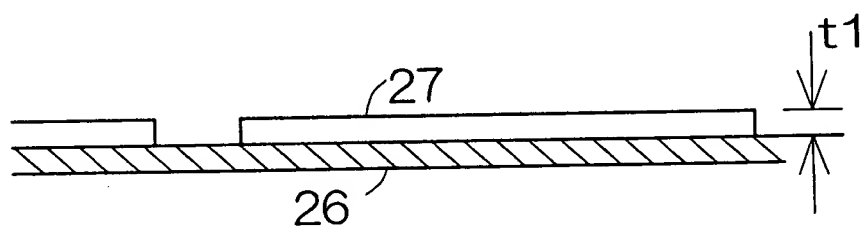
【図 2】



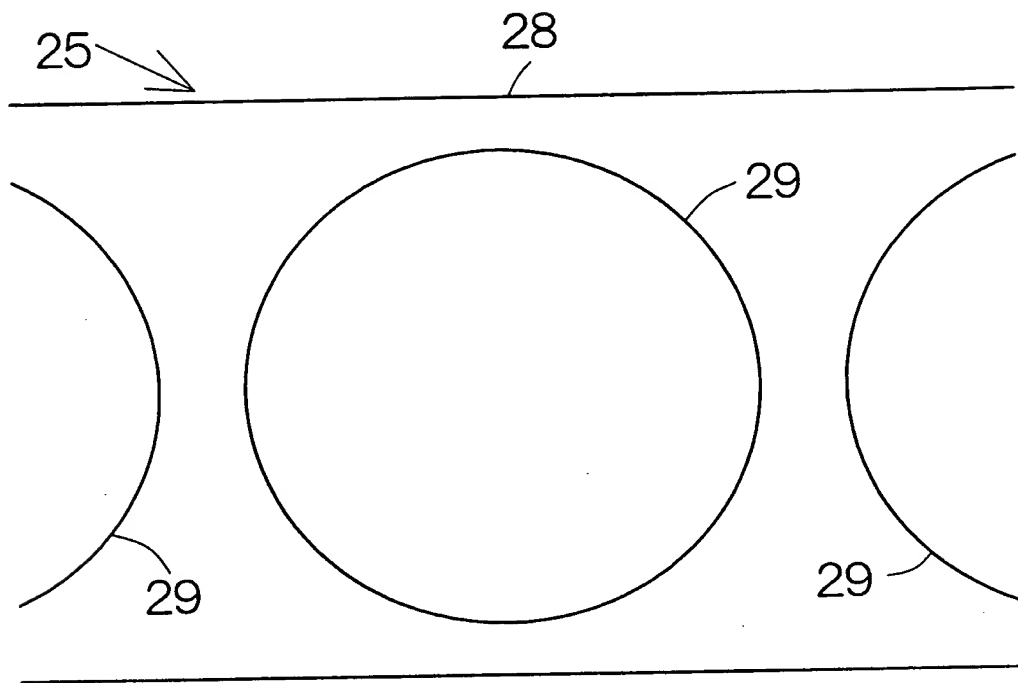
【図3】



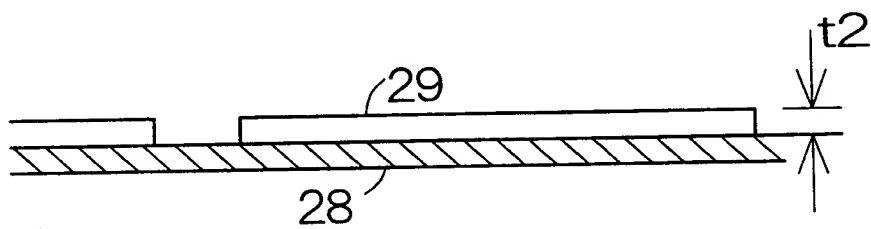
【図4】



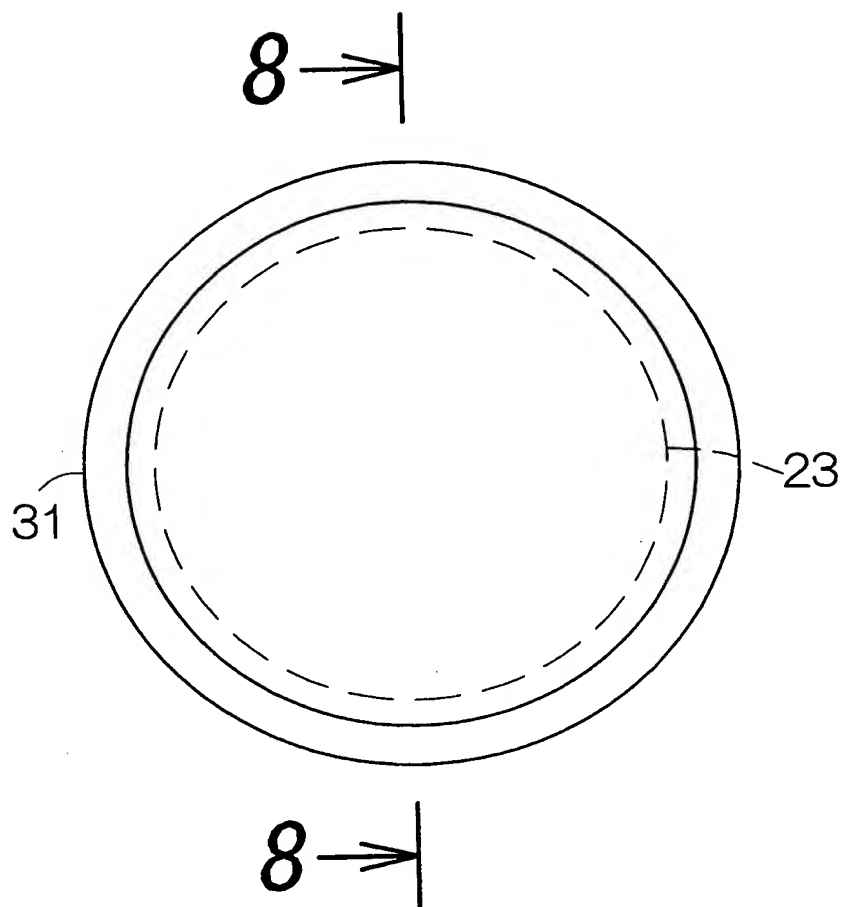
【図5】



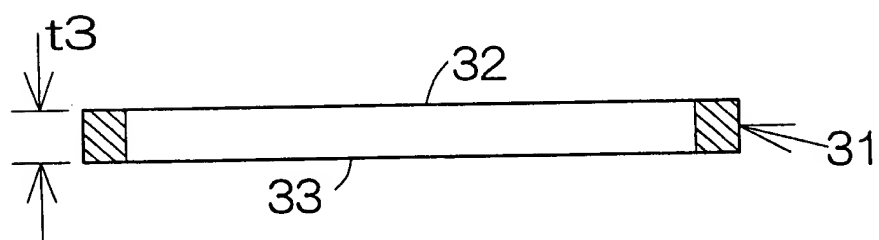
【図6】



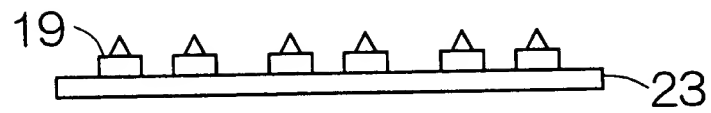
【図 7】



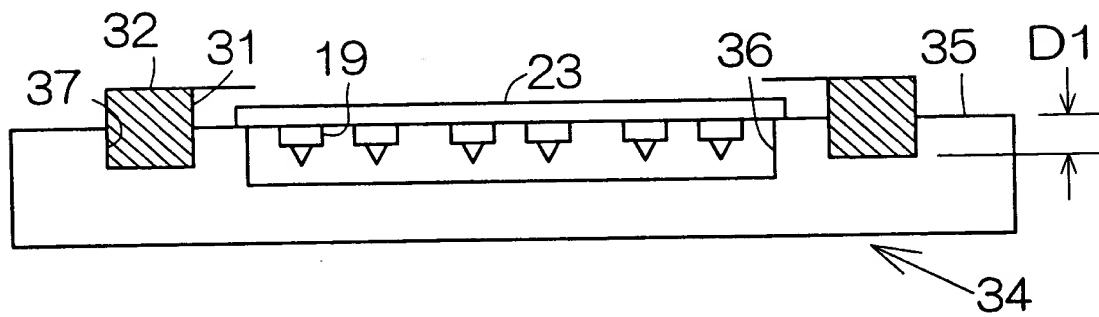
【図 8】



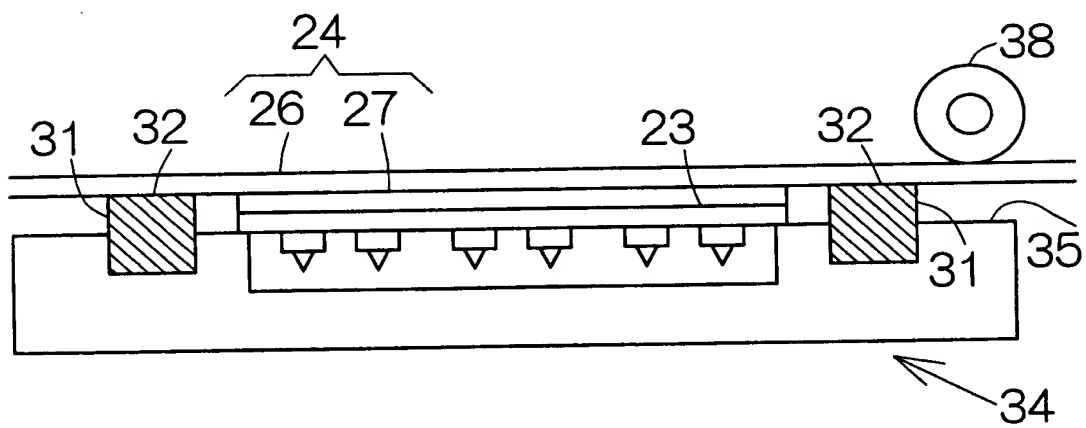
【図 9】



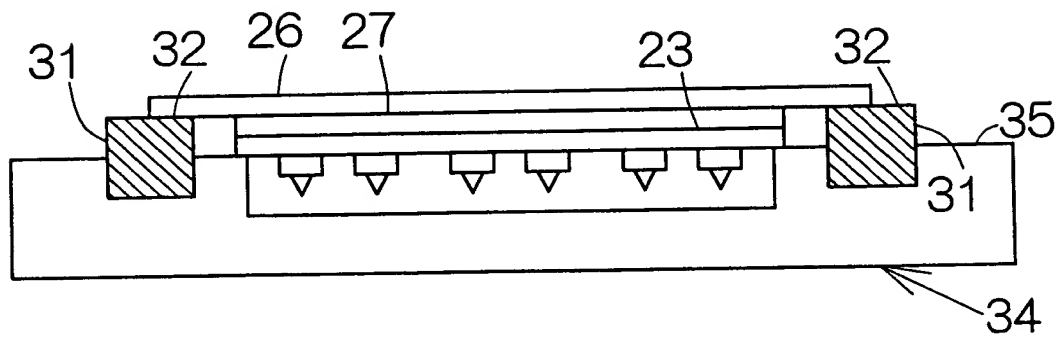
【図 1 0】



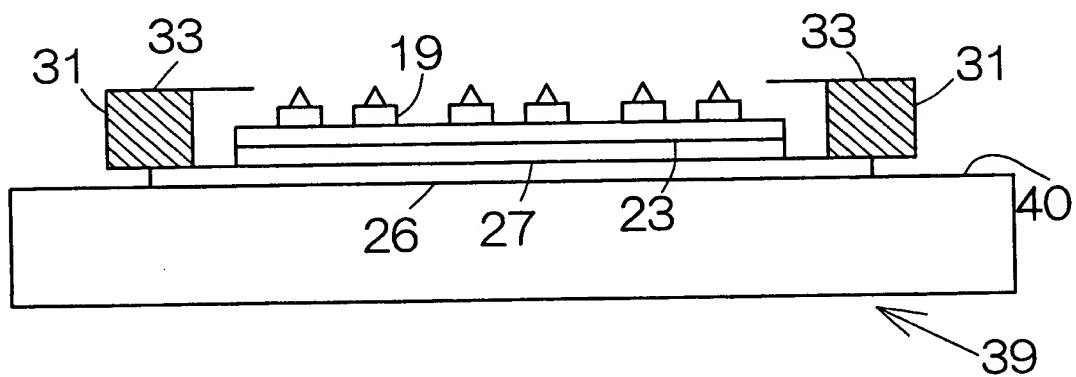
【図 1 1】



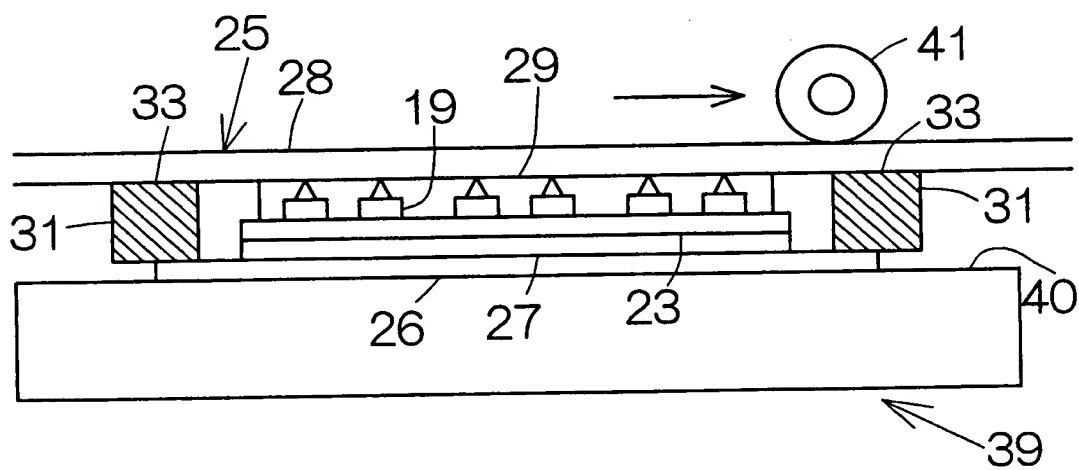
【図 1 2】



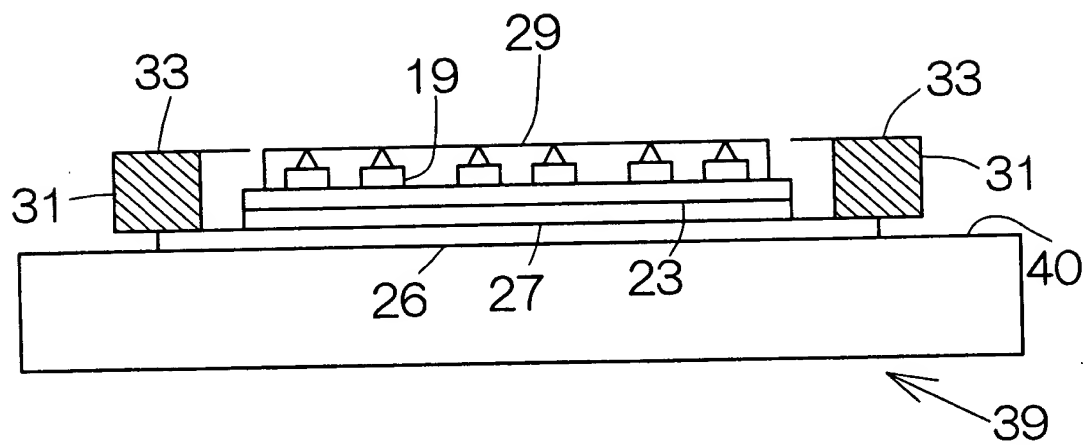
【図 1 3】



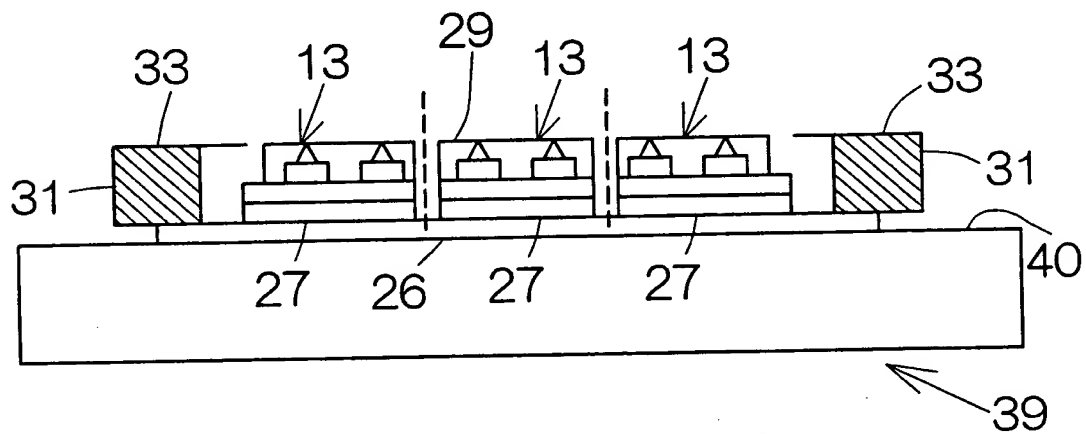
【図 1 4】



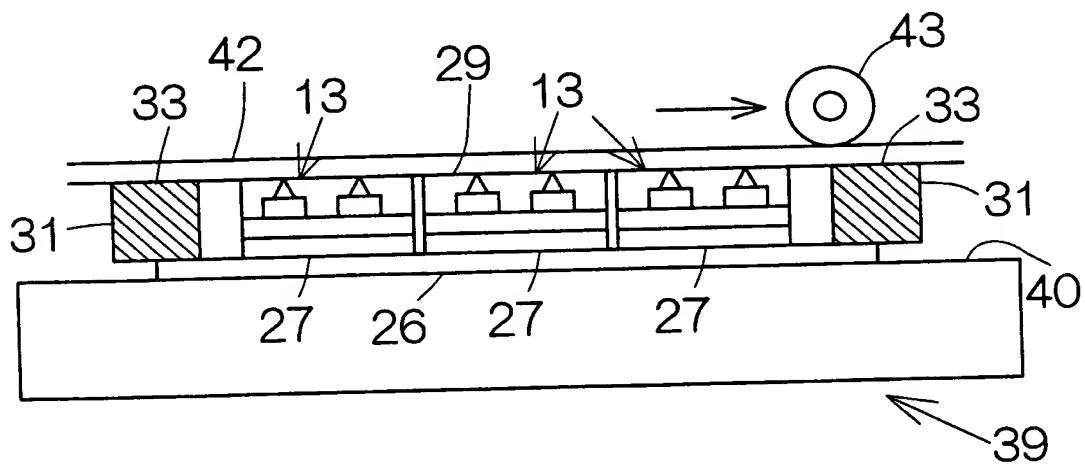
【図 15】



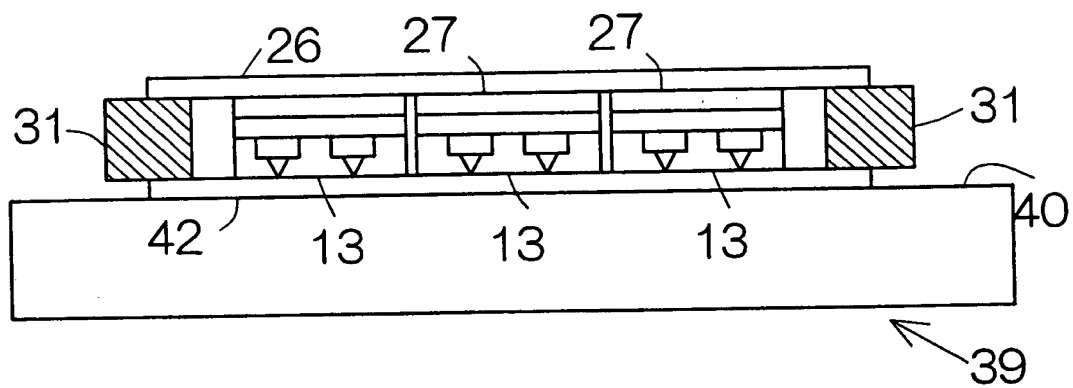
【図 16】



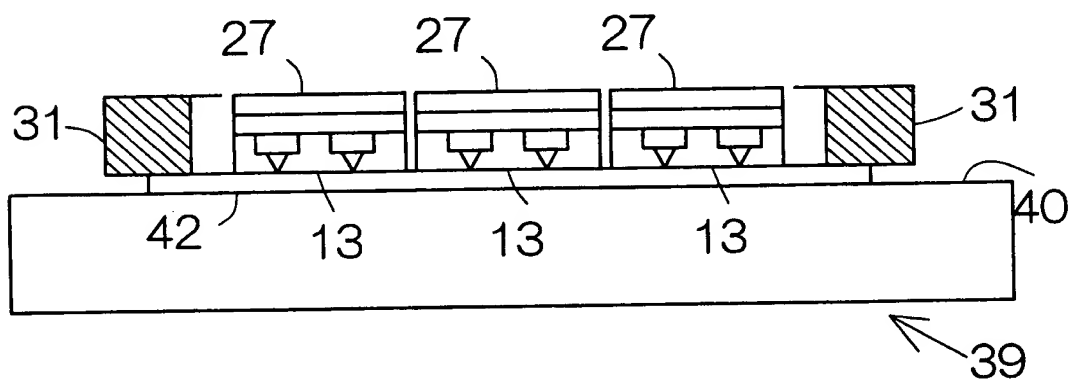
【図 17】



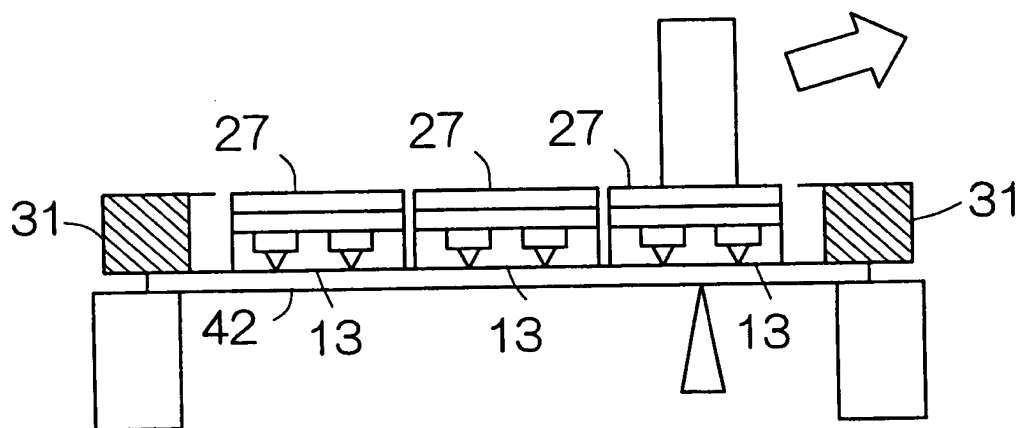
【図18】



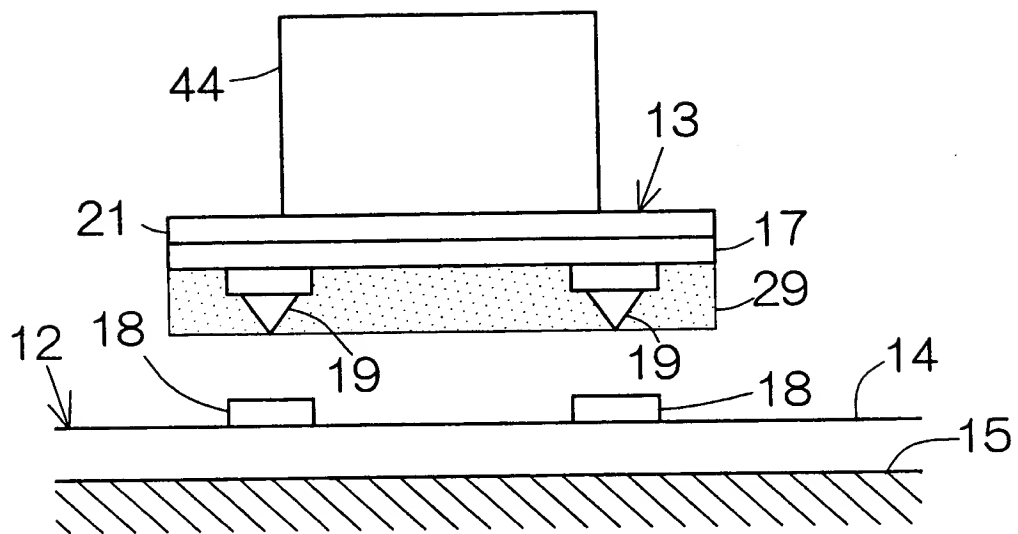
【図19】



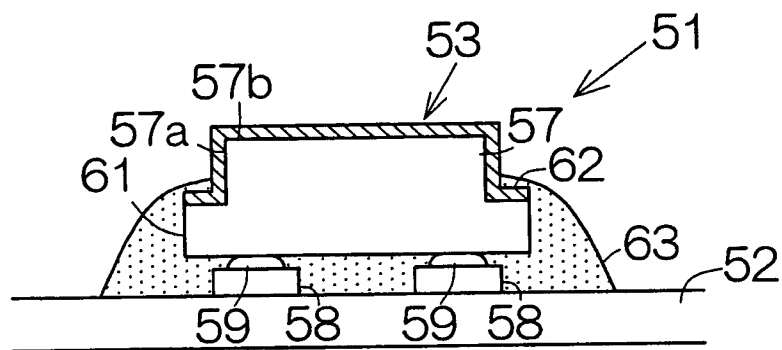
【図20】



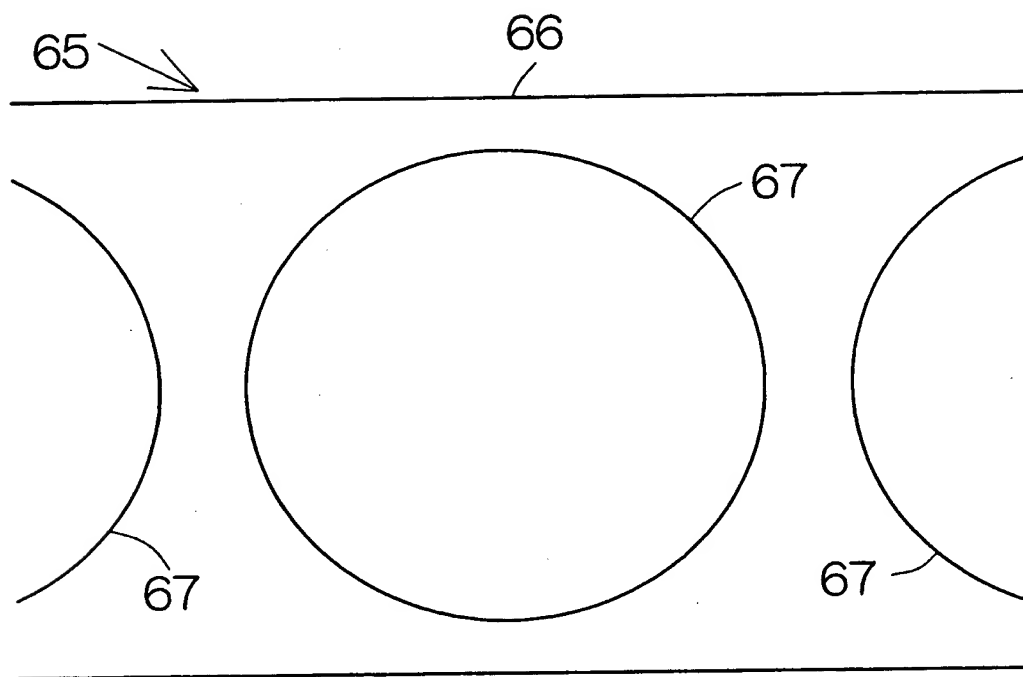
【図 2 1】



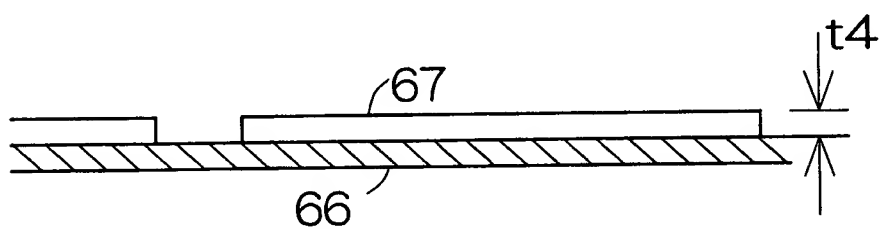
【図 2 2】



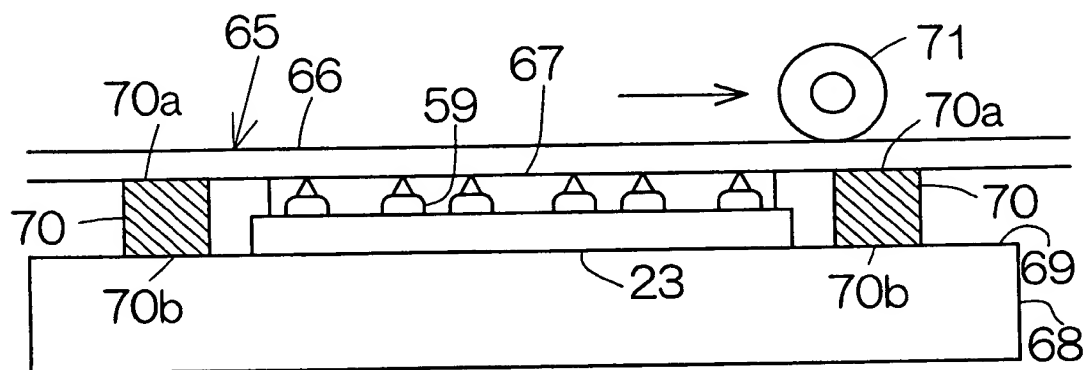
【図 2 3】



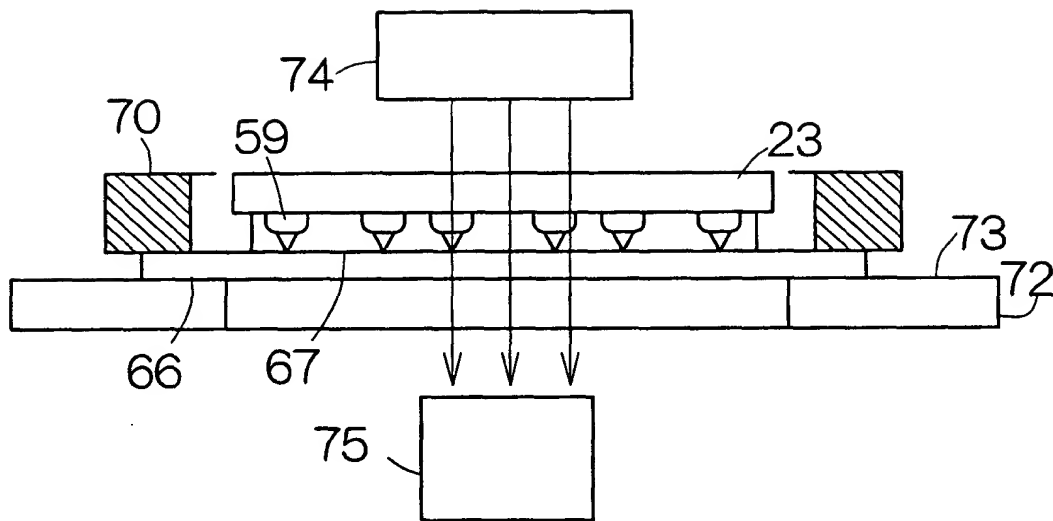
【図 2 4】



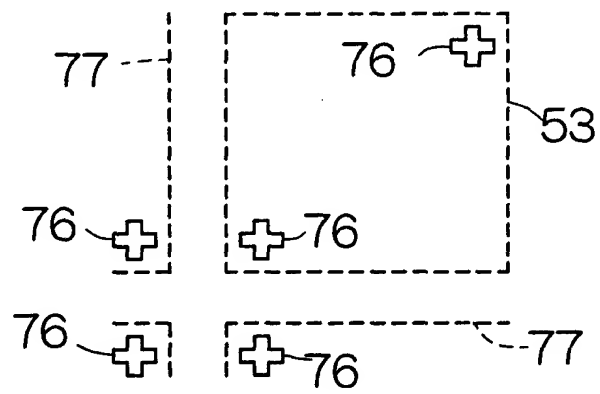
【図 2 5】



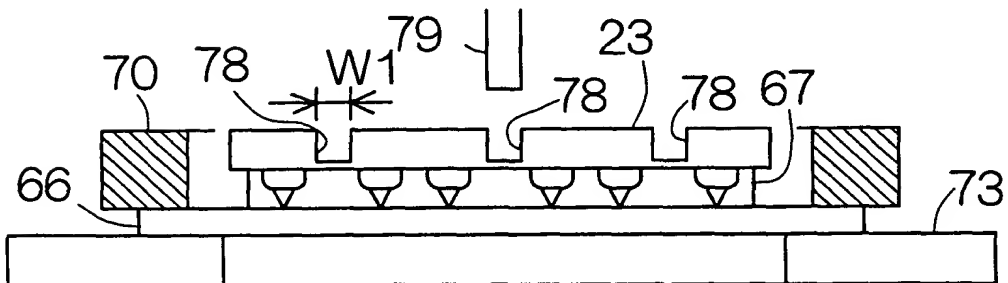
【図 26】



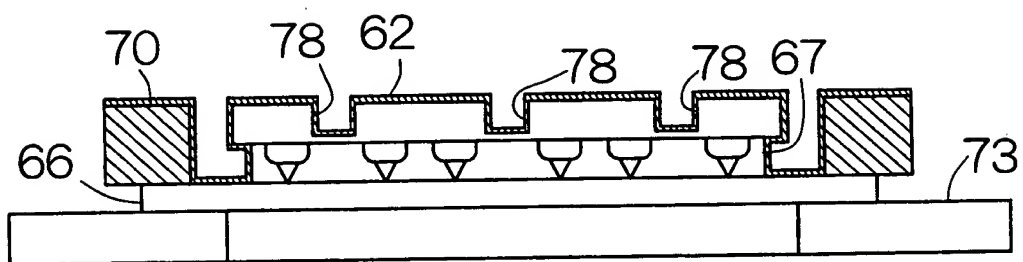
【図 27】



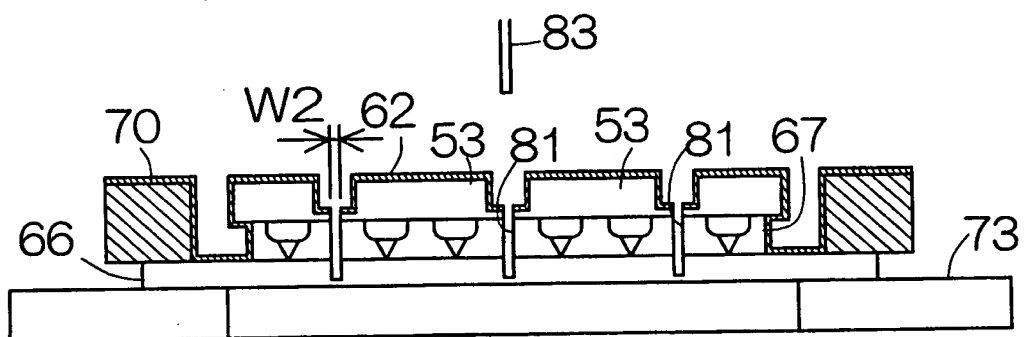
【図 28】



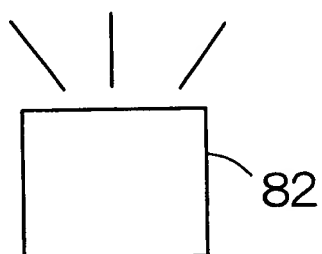
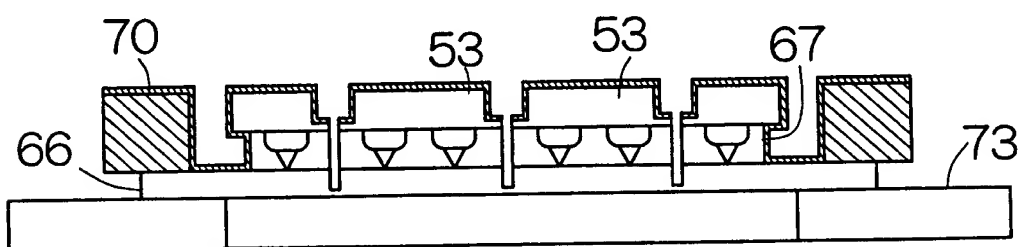
【図 29】



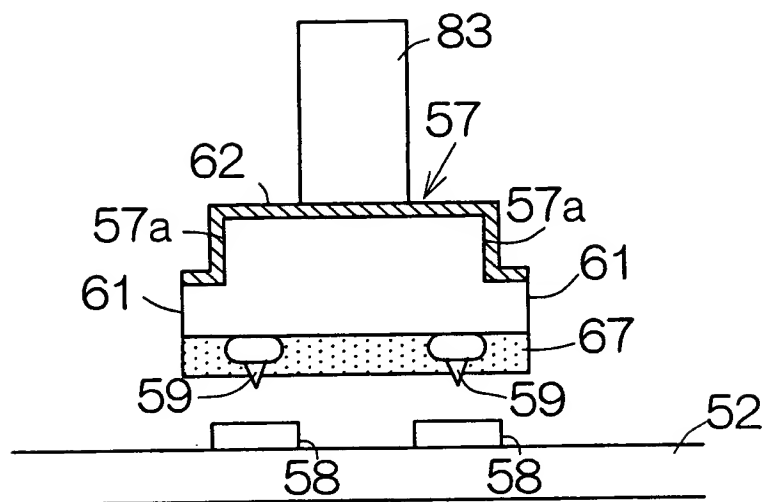
【図 30】



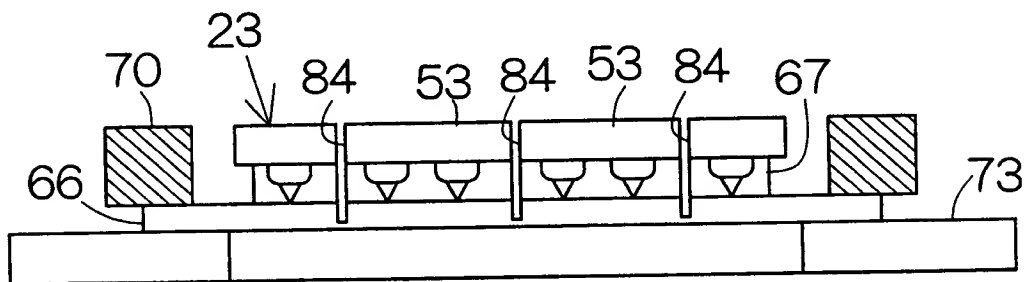
【図 31】



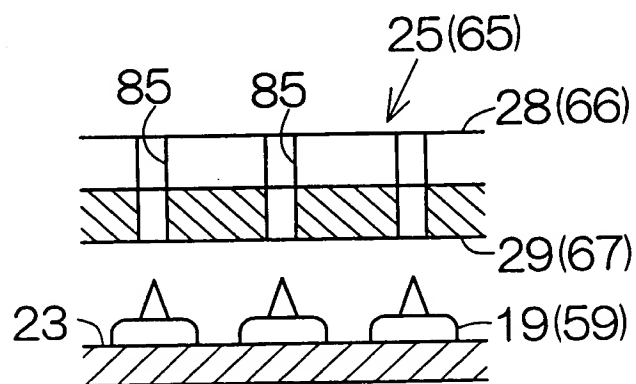
【図 3 2】



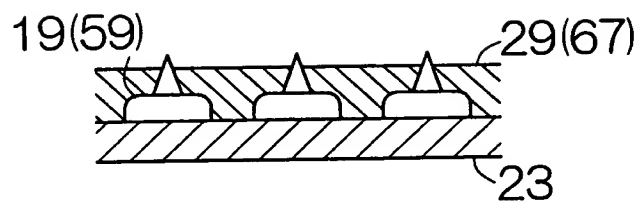
【図 3 3】



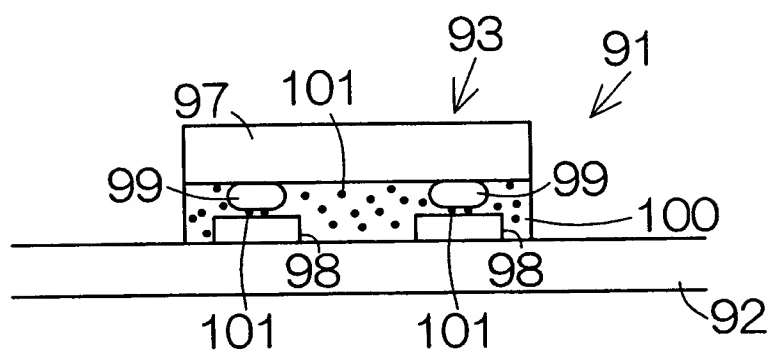
【図 3 4】



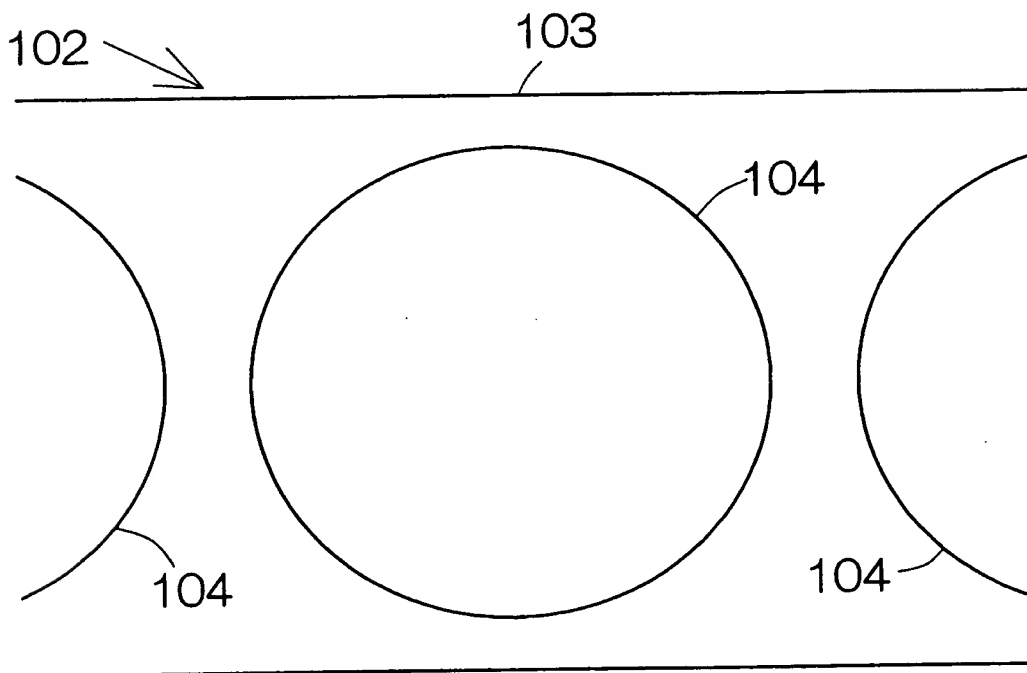
【図 3 5】



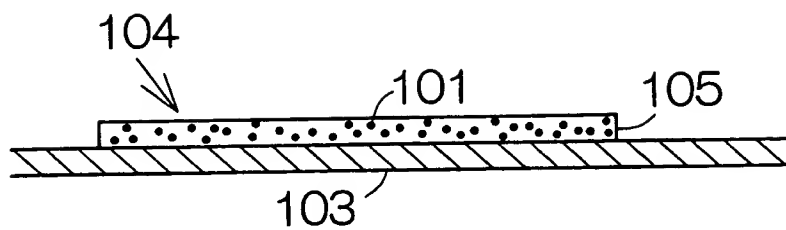
【図 3 6】



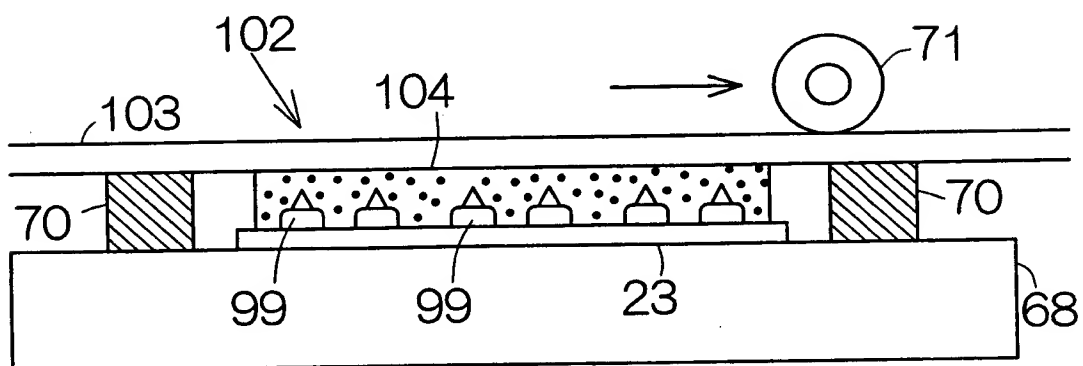
【図 3 7】



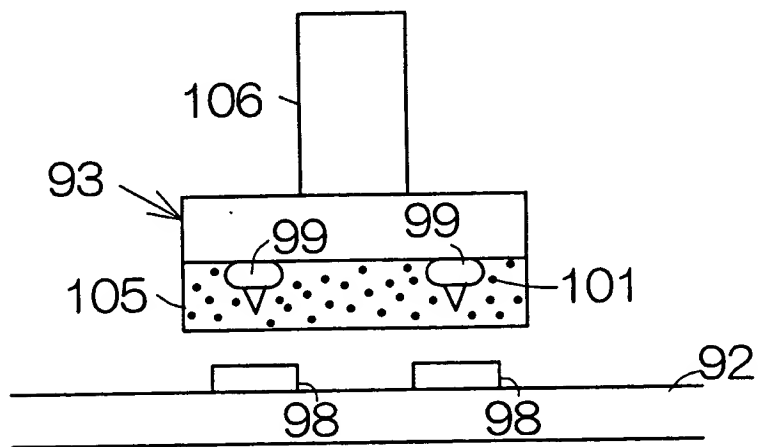
【図 3 8】



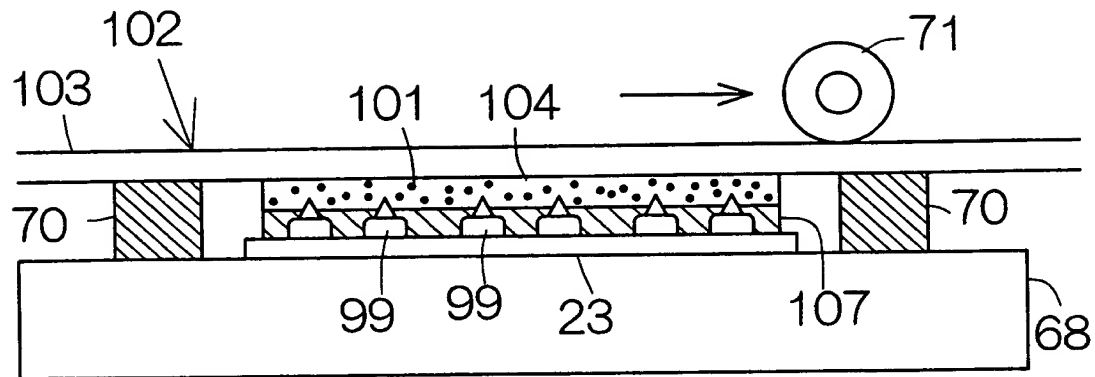
【図 3 9】



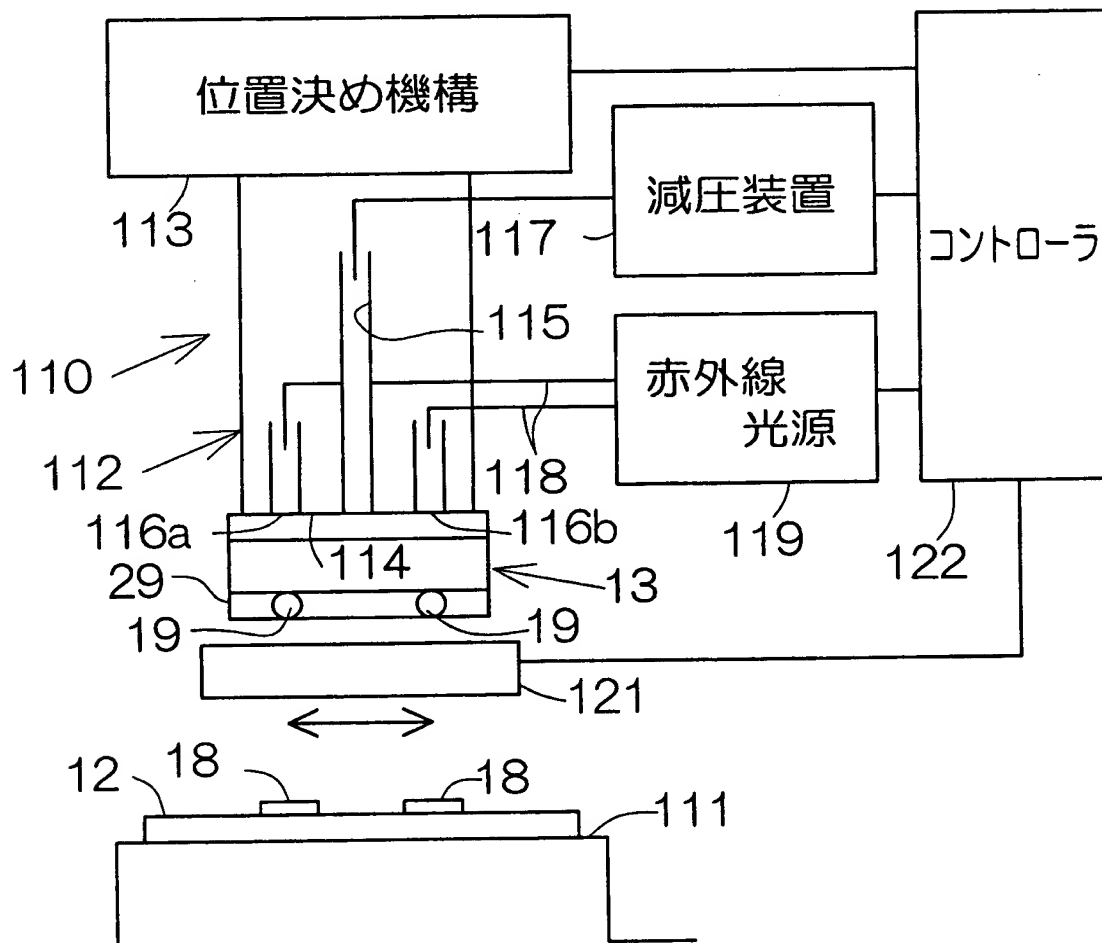
【図 4 0】



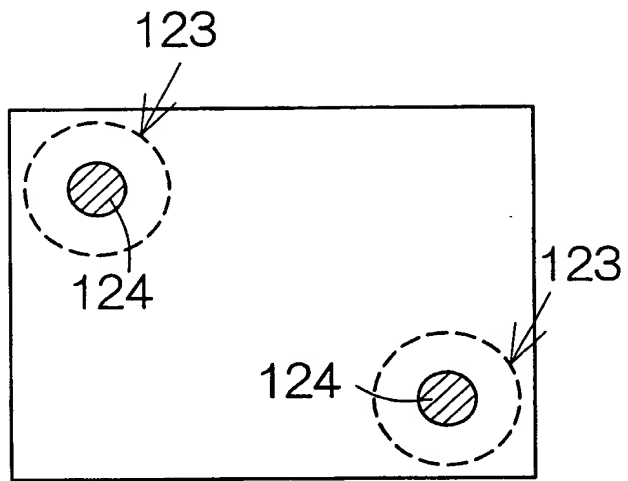
【図 4 1】



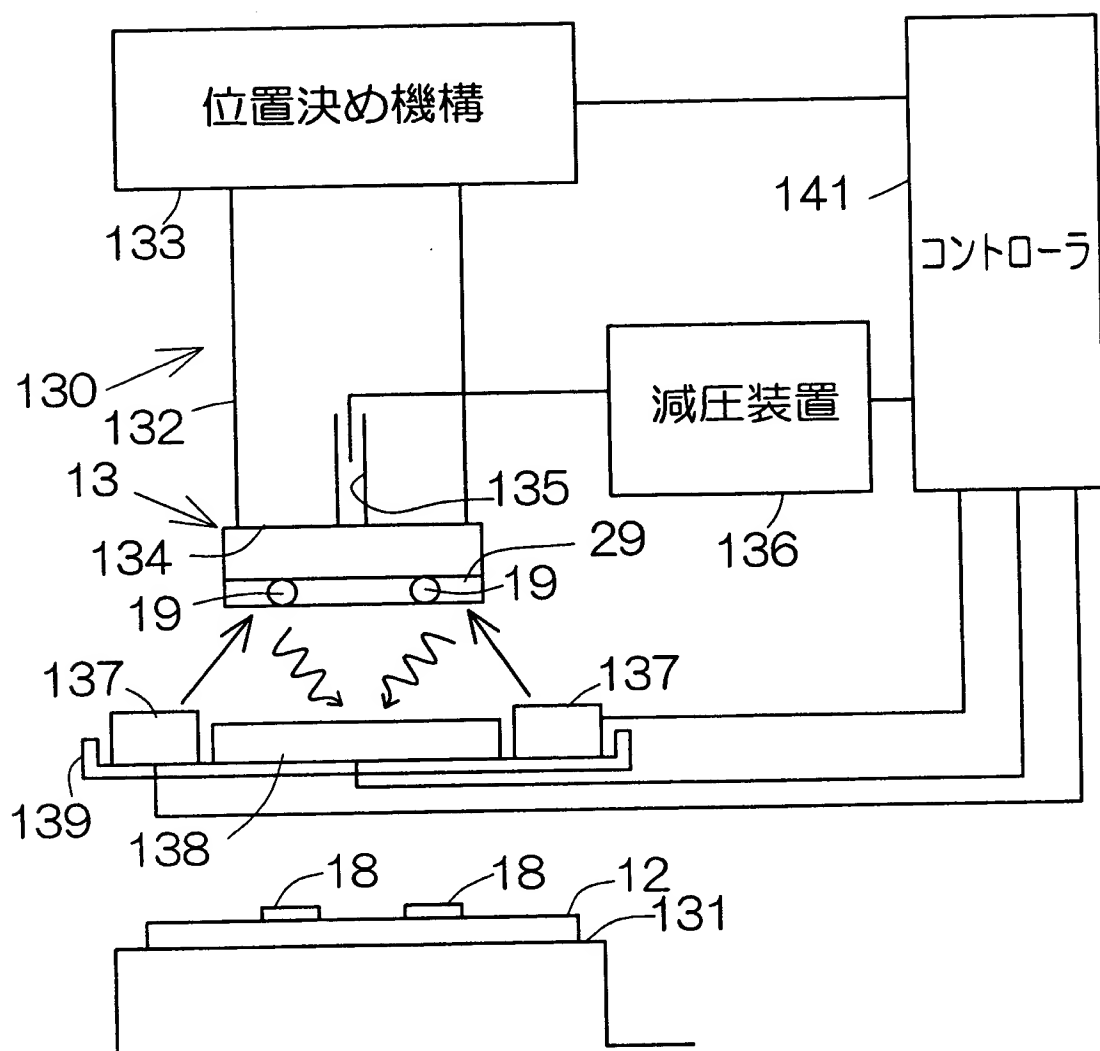
【図 4 2】



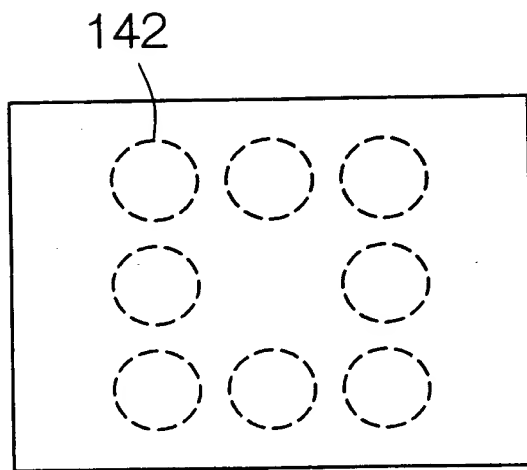
【図 4 3】



【図 44】



【図 4 5】



【書類名】 要約書

【要約】

【課題】 半導体チップの実装にあたって作業時間を短縮することができる半導体チップの実装方法を提供する。

【解決手段】 導電バンプ 1 9 が搭載されるウェハー 2 3 は作業ステージ 3 9 に設置される。ウェハー 2 3 の表面には、薄膜部材 2 8 の表面に付着するアンダーフィル材膜 2 9 が押しつけられる。このとき、アンダーフィル材膜 2 9 は軟化させられる。導電バンプ 1 9 はアンダーフィル材膜 2 9 を貫通する。アンダーフィル材膜 2 9 を硬化させた上でアンダーフィル材膜 2 9 から薄膜部材 2 8 は剥離される。こうしてウェハー 2 3 に含まれる個々の半導体チップに対して一括してアンダーフィル材は供給される。したがって、各半導体チップごとに個別にアンダーフィル材が供給される場合に比べて、作業時間は著しく短縮されることができる。

【選択図】 図 1 4

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 2 2 3]

1. 変更年月日	1 9 9 6 年 3 月 2 6 日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号
氏 名	富士通株式会社